

# 研究報告書

## 「2 層グラフェンのギャップ内準位解析と複層化界面制御による準位低減」

研究タイプ: 通常型

研究期間: 平成 26 年 10 月～平成 30 年 3 月

研究者: 長汐 晃輔

### 1. 研究のねらい

Si における短チャネル効果を克服するための新しいチャネル材料として原子層厚さの 2 層グラフェンの潜在的な高い可能性を界面の理解に基づき最大限引き出すことが本研究の目的である。外部電界印加により 2 層グラフェンは 0.3 eV 程度のギャップが形成されることが理論的に示唆されているが、“いわゆる”ギャップ内準位( $D_{it}$ )が存在し、その準位をキャリアが広範囲ホッピング伝導するため室温で  $I_{on/off}$  が低いことが問題であった。既存の  $SiO_2/Si$  系における界面準位との比較をもとに、“層状物質系における界面をどのように理解すればよいか、またギャップ内準位の起源は何か?”という本質的な問題に対して、1.9 eV のギャップを有する  $MoS_2$  との比較を踏まえながら、様々なゲートスタック構造における系統的な比較を基に議論する。特に、high- $k$  の絶縁特性は Si デバイスに関しては多くの評価・解析がなされたにも関わらず 2 次元層状絶縁体  $h$ -BN の絶縁特性は報告されていない。チャネルのみでなくゲートスタックの構成材料すべての評価を行うことで全体像を把握したい。2004 年以降急速な研究の広がりにも関わらず実験的にはグラフェン FET の理想的な特性限界に対する共通認識は得られていない。本課題では、応用上必須である集積化とは一線を画し、単一デバイスにおける理想的な特性限界を実証することを目指した。

### 2. 研究成果

#### (1) 概要

ゲートスタックすべてを 2 次元層状物質で構成する複層化技術を構築し、 $SiO_2$  基板からのポテンシャル揺らぎを低減し、100 meV 程度のギャップにて電流の on/off 比を  $5 \times 10^5$  まで向上させた。さらに解析の結果、酸化物基板上でのポテンシャルの揺らぎは 30 meV 程度と大きく  $SiO_2/Si$  界面における固定電荷分布による揺らぎと同程度であるが、 $h$ -BN/グラファイトで複層化した場合、ポテンシャルの揺らぎは  $\sim 1$  meV 程度にまで低減できることが分かった。また、完全 2 次元ヘテロ FET においては、容量の周波数依存性は観測されず、面内で結合が閉じた理想的な層状界面が形成されていると考えられる。ギャップは 100 meV と小さいが空間的なエネルギー揺らぎが 1 meV 程度と非常に小さいため、光起電力型の赤外検出素子としての今後の応用展開が期待できる。

#### (2) 詳細

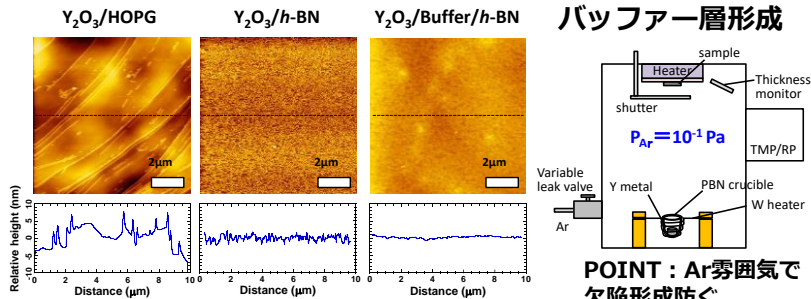
##### ○研究テーマ 1: ALD による $h$ -BN 上 high- $k$ $Y_2O_3$ 堆積

$h$ -BN は誘電率が 3～4 と小さいため、最終的に 2 層グラフェンの最大ギャップ形成( $\sim 250$  meV)に必要な外部電界を印加できない。このため  $h$ -BN と high- $k$  の複層化は必須である。しかしながら、ダングリングボンドの無い 2 次元結晶上への ALD 成膜は困難である。本テーマでは、 $h$ -BN 上に Y 金属を 1 nm 程度堆積し酸化により  $Y_2O_3$  を形成することでバッファー層とし ALD による  $Y_2O_3$  堆積を達成した。ここでのポイントは、Y 金属堆積を Ar 雰囲気下で行うことで、粒子

のエネルギーを低下させグラフェンへの欠陥導入を防いでいる点である。

## h-BN上へのALD堆積

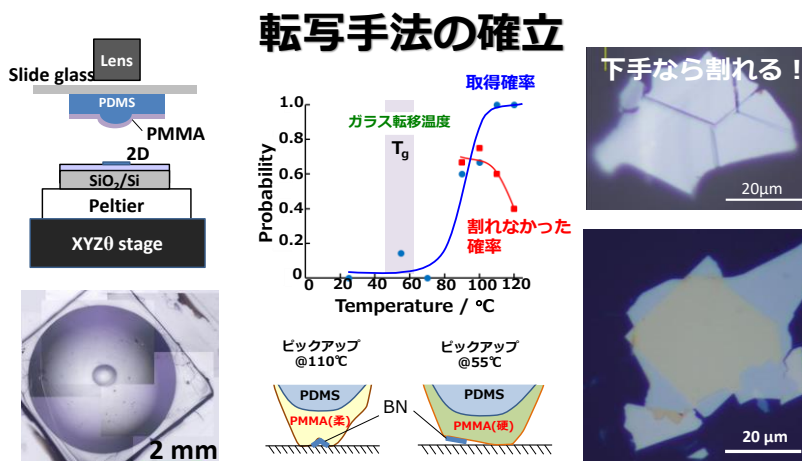
ALDの問題点：ダングリングボンド無



欠陥導入無いバッファー層形成に成功  
(全2Dへ適応可)

### ○研究テーマ2: 複層化技術の確立

ポリマー材料であるPDMSとPMMAを用いて2次元結晶の複層化技術を構築した。PMMAは、密着性が良いが硬いという欠点がある。これをペルチェ素子による加熱によりPMMAのガラス転移温度以上に加熱することで粘性を下げ結晶のピックアップ並びに異なる結晶への転写を可能にした。最も重要な知見は、「高温でピックアップすると、剥がす際にPMMAの温度低下による硬化のため2次元結晶が割れてしまう」という問題点を「ピックアップ前にPMMAのガラス転移温度以下にしてPMMAを硬化させてからピックアップすることで割れを防げる」という点である。このような技術の確立で容易にデバイスが作成可能となった。



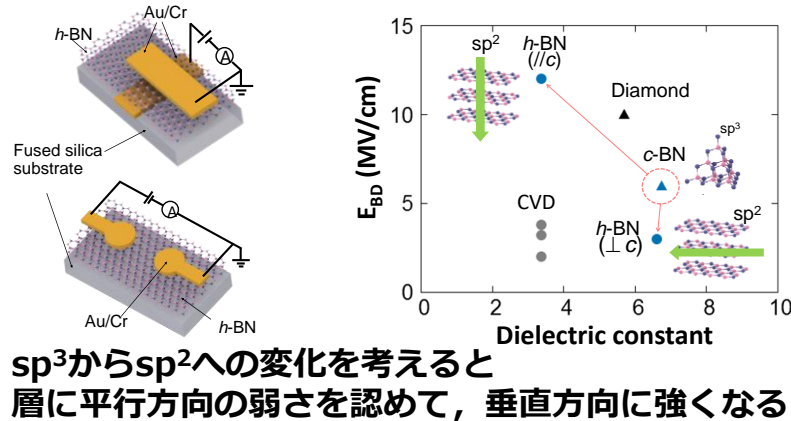
温度制御：鍵はガラス転移温度！

### ○研究テーマ3: h-BNの絶縁破壊特性評価

h-BNをゲート絶縁膜として利用しているにも関わらずh-BN自身の絶縁破壊挙動に関する詳細な研究は行われていなかった。コンダクティブAFMによるh-BNの絶縁破壊特性評価により層状物質特有のlayer-by-layerで破壊が進行することがわかった。これは、面内共有結合と層間の分子間力が周期的に働いているからと考えられる。また、絶縁破壊の異方性は、面内

共有結合の層状物質特有であり、層に垂直方向で 12 MV/cm、層に平行方向で 3MV/cm と 4 倍程度の差があることを実験的に示した。また、デバイスで重要な層に垂直方向への絶縁破壊電界は SiO<sub>2</sub> と同等レベルであり、電気的信頼性が高いといえる。

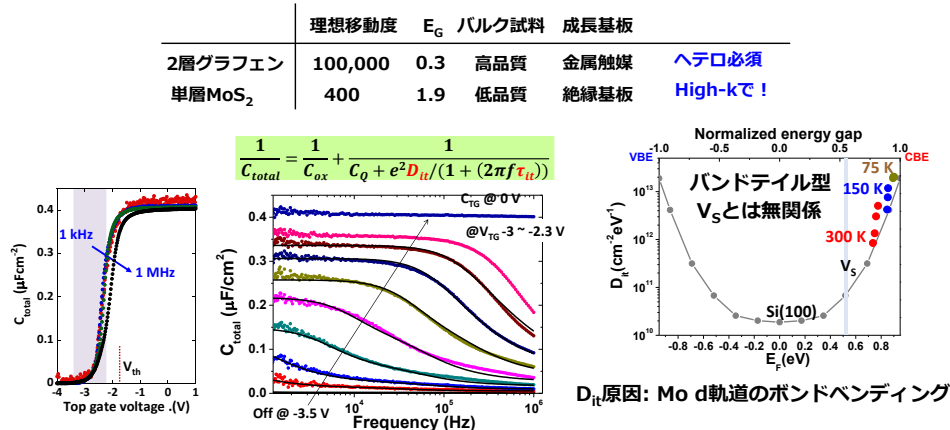
## ***h*-BNの絶縁破壊特性**



### ○研究テーマ 4: high-*k*/MoS<sub>2</sub> 界面準位計測

High-*k*/MoS<sub>2</sub> FET の容量の周波数依存性から界面準位密度を求めた結果、10<sup>12</sup> cm<sup>-2</sup>eV<sup>-1</sup> を切る程度に低い値を得た。界面準位密度のエネルギー分散はバンドテイル型であることから、伝導帯を形成する Mo の *d* 軌道の結合角度の揺らぎが界面準位密度の起源ではないかと推測している。さらに、MoS<sub>2</sub> では、バンドギャップが 1.9 eV と大きく、SiO<sub>2</sub> 基板のポテンシャル分布の影響は小さく、high-*k* との組み合わせで応用展開が可能な実用化に適したチャネル材料であるといえる。MoS<sub>2</sub> との比較からも 2 層グラフェンでは、h-BN/Graphite との複層化が必須であることが理解できる。

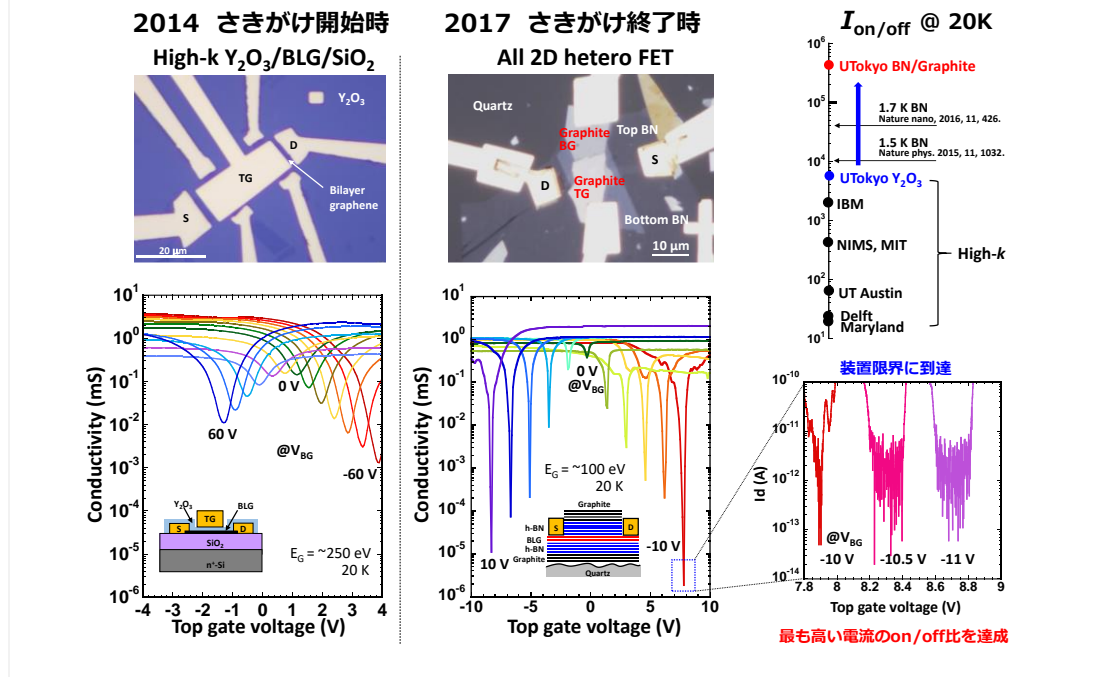
## **MoS<sub>2</sub>界面から2層グラフェンを考える**



### ○研究テーマ 5: 完全 2D ヘテロ FET

ゲートスタックすべてを 2 次元層状物質で構成する複層化技術を構築し、ポテンシャル揺らぎを低減し、電流の on/off 比を 5×10<sup>5</sup> まで向上させることに成功した。さらに解析の結果、酸化物基板上でのポテンシャルの揺らぎは 30 meV 程度と大きく SiO<sub>2</sub>/Si 界面における固定電荷

分布による揺らぎと同程度であるが、*h*-BN/グラファイトで複層化した場合、ポテンシャルの揺らぎは~1 meV 程度にまで低減できることが分かった。また、完全 2 次元ヘテロ FET においては、容量の周波数依存性は観測されず清浄界面を達成できていることが理解できる。



### 3. 今後の展開

2 層グラフェンのギャップ形成機構を考えた場合、外部からのポテンシャル揺らぎに非常に敏感であることから、*h*-BN と通常のアモルファス high-*k* 酸化物は荷電不純物を多く含むため適応できない。High-*k* 単結晶酸化物ナノシートとの複層化によりポテンシャル揺らぎを小さく保ったまま高電界印可の可能性が期待できる。また一方で、100 meV とギャップは小さいものの外部電界により可変であること、ポテンシャル揺らぎを 1 meV 程度に抑えることができることから、InSb の 0.17 eV 以下のギャップを有する光起電力型赤外検出素子が存在しないことを踏まえると、光起電力型の赤外検出素子としての今後の応用展開が期待できる。

### 4. 評価

#### (1) 自己評価

(研究者)

さきがけの申請では、「単層 *h*-BN 上に ALD で high-*k* を複層化し、ゲートスタック構造とすること」で移動度とギャップ形成を両立して FET 応用を目指すことを提案していた。しかしながら、開始時点でこの研究方針がうまく進むか見通しが無い状況であった。ALD-high-*k*/*h*-BN ゲートスタック構造は、後の研究結果によりアモルファス酸化物堆積は荷電不純物を増加させるという観点から使えないという結果になった。しかしながら、この研究方針以外に 2 つ別の観点から研究を同時に進めたことが後の方向性を決める際に非常に役に立った。1 つはピンポイントピックアップ等の複層化技術であり、もう一つは単結晶 high-*k* ナノシートである。特に、本課題における重要な技術となった複層化技術に時間をかけじっくりと転写の鍵となる物理現象をき



ちゃんと把握できたことが大きかった。転写だけの論文を投稿し、spotlight にも選ばれたことは特記しておきたい(2Dmaterial, 2015)。一方で、high- $k$  ナノシートに関しては、さきがけ開始時点で NIMS の長田博士に共同研究として  $\text{TiO}_x$  ナノシートをいただいて単層  $\text{TiO}_x$  ナノシートの特性等を測り始めた。試料サイズが小さいことから、ゲート絶縁膜としての利用は困難であると判断した。しかしながら、 $\text{TiO}_x$  ナノシートの高温アニールによりアナターゼに変態することが知られていたことから、この  $\text{TiO}_x$  ナノシートをアナターゼ化し、極薄 FET としての可能性を実験的に示した(領域会議未発表, nanoscale, 2017)。この時点で high- $k$  ナノシートとの複層化が困難であるという見通しを持っていたため、完全 2 次元層状系で研究を進めるという最終判断をした。

最終的な成果は、すべて完全複層化したバブルフリーなデバイスからのデータであり、最大限理想的に近い界面形成に成功したと考えている。2 層グラフェンのギャップは最大値まであけることはできていないが、空間的なポテンシャル揺らぎをエネルギーの単位で定量化でき、 $\text{SiO}_2/\text{Si}$  の固定電荷によるポテンシャル揺らぎの 30 meV と比較して 1 meV と揺らぎの小ささを実感できたことが主張点を明確にできた理由と思っている。

また、 $h$ -BN に着目した絶縁破壊挙動の解明や、high- $k/\text{MoS}_2$  界面特性の理解等、2 層グラフェン以外にも焦点を当てて研究を並行して進めることができたことは、2 層グラフェンの特性理解に大きく役立った。さきがけ開始時のサイトビジットにおいて他の層状物質に時間を割くことを横山総括に理解いただけたことが大きかった。 $\text{MoS}_2$  は high- $k$  が使えるが、2 層グラフェンは  $h$ -BN との複層化が必須であることがさきがけの結果を通じての現時点の理解である。

特に、単一デバイスで最高特性を出す点からは、最高の結晶を使わないと意味がないというのが自身の考えである。結晶の品質面においては、欠陥を見つけるのが困難な KISH グラファイトと比較して、STM で欠陥が観察されている  $h$ -BN において高電界を印加した際にはランダムテレグラフノイズを観察している。現時点での低電界印可で形成したギャップ内には周波数依存性は観測されていないが、今後、高電界を含めて 2 層グラフェン FET の信頼性評価には  $h$ -BN の結晶性の向上も必要になると感じており、現在、NIMS の谷口博士とも議論を継続している。

今回のさきがけ課題ではないがうまく行かなかった点については、領域アドバイザーの水谷先生には何とかやりたいと伝えていた  $h$ -BN 上のグラフェン直接成長である。通常グラフェン成長には触媒金属を必要とすることから、 $h$ -BN 上への直接成長はブレークスルーとなる技術である。これに関しては、予備実験の域を出ることなく中途半端な状態になってしまった。もう少し時間を費やしたかったというのが反省点である。

本研究の波及効果は、企業ですぐに使ってもらえる技術というレベルの話ではないため、実用化に直結する波及効果は期待できない。しかしながら、将来技術としてグラフェンが期待されているものの企業においての研究は殆ど行われていないのが現状である。その意味で、単一デバイスのポテンシャルを示すことができた点では十分に有益な情報になったものと考えている。

最後に、さきがけの領域会議では、総括、アドバイザーの先生方から多くの助言等をいただいた。特に、通常の DC 計測ではなく fast IV を用いて時間分解能を上げた計測によりトラップ/デトラップを議論した際には、計測手法に関して色々有益なコメントを頂いた。また領域会議では、アドバイザーからのさきがけ研究者に対する普段の学会とは違う観点からのコメントを聞き、さらにその質問の意図を懇親会で聞くのは楽しみの一つでもあった。このような場を作って

いただいた関係者の方々皆さんに感謝したい。

(2) 研究総括評価(本研究課題について、研究期間中に実施された、年2回の領域会議での評価フィードバックを踏まえつつ、以下の通り、事後評価を行った)。

(研究総括)

本研究課題は、ナノチャネル Si MOSFET の短チャネル効果の課題を克服し得る素子として期待の高い二層グラフェン FET において、電流オン/オフ比が小さい問題について、グラフェン/絶縁膜多層系における界面に着目し、界面の理解を進め、その理解に基づき理想的な界面を実現し、グラフェンの電子デバイス応用への展開を切り開くことを目的としている。

High-K-Y2O3 で界面準位密度の小さい絶縁体/グラフェン構造を実現したが、界面準位密度は Si 系に及ばなかった。そこで、二層グラフェンのギャップ形成メカニズムを再検討、界面準位による空間的なギャップのばらつきを排除するために、グラファイトバックゲート+機械剥離 BN/graphene の高品質構造を作製、バブルフリー接着を実現し、All-2D(すべて2次元原子膜)でヒステリシスのない非常にシャープな IV 特性を実現することに成功、Ion/Ioff 比として 20K ではあるが  $4.6 \times 10^5$  を達成した。キャリア移動度も  $20,000 \text{ cm}^2/\text{Vs}$  と高い。界面準位密度は Y2O3 と異なり検出限界以下で、ギャップの大きさは 1 から 100meV で制御可能であることを実証。この結果から Y2O3 で見える大きなギャップは不均一による揺らぎの影響と判断された。

当該研究者は、深い洞察力と系統的な実験により、界面特性の理解と課題克服手法、および理想に近い界面の実現は、グラフェンコミュニティに大きなインパクトを与える高い成果である。

しかしデバイス応用の観点から重要となるバンドギャップについては十分大きな値が実現されておらず、室温下では十分な Ion/Ioff 比が得られていない。現時点では大きな社会的インパクトの有無は議論できる段階でない。一方で、当初の研究目的外ではあるが、検討した二層グラフェン電子デバイスを、ナローギャップの光起電力型赤外検出素子に応用する提案は、光吸収層が二層と薄い問題、光応答特性が予想と異なるなどの問題はあるが、新しいデバイスを考案し、挑戦するという積極性は評価できる。着実な進展を期待したい。得られた成果は国際論文 13 件等を通して外部発表を十分に行っており、また国際招待講演 13 件と学術分野で高く評価されている。

当該研究者はすでに高い実力を有していたが、さきがけでの研究は飛躍につながっている。

## 5. 主な研究成果リスト

(1) 論文(原著論文)発表(抜粋)

1. S. Kurabayashi, and K. Nagashio, "Transport properties of the top and bottom surfaces in monolayer MoS<sub>2</sub> grown by chemical vapor deposition", Nanoscale, 2017, 9, 13264–13271.
2. Y. Hattori, T. Taniguchi, K. Watanabe, and K. Nagashio, "Anisotropic breakdown strength of single crystal hexagonal Boron Nitride", ACS appl. mater. interfaces, 2016, 8, 27877.

- |  |
|--|
| 3. [Spot light] T. Uwanno, Y. Hattori, T. Taniguchi, K. Watanabe and K. Nagashio, "Fully dry PMMA transfer of graphene on h-BN using a heating/cooling system", 2D mater. 2015, 2, 041002. |
| 4. K. Kanayama, and K. Nagashio, "Gap state analysis in electric-field-induced band gap for bilayer graphene", Sic. Rep. 2015,5, 15789.  |
| 5. Y. Hattori, K. Watanabe, T. Taniguchi, and K. Nagashio, "Layer-by-layer dielectric breakdown of hexagonal boron nitride", ACS nano, 2015, 9, 916.                                       |

(2)特許出願

研究期間累積件数:0件(公開前の出願件名については件数のみ記載)

(3)その他の成果(主要な学会発表、受賞、著作物、プレスリリース等)

○国際会議招待講演(抜粋)

1. K. Nagashio, "Gap engineering and reliability study for 2Delectronics", 6th Int. Conf. on Semiconductor Technology for ULSI & TFT, (May. 23, 2017, Schloss Hernstein, Hernstein, Austria).
2. K. Nagashio, "Reliability study on layered 2D insulator", 230th Electrochemical Society Meeting, (Oct. 2-7, 2016, Honolulu, Hawaii).
3. K. Nagashio, "Dielectric breakdown of hexagonal Boron Nitride", International conference on graphene and related materials: properties and applications, (May 23-27, 2016, Paestum, Italy).

○著作物

1. A. Toriumi, K. Nagashio, "Metal contacts to Graphene" in 2D materials for nanoelectronics, edited by M.Houssa, A. Dimoulas, A. Molle, CRC Press, 2016, pp.53-78.
2. K. Nagashio, A. Toriumi, "Graphene/metal contact" in Frontiers of graphene and carbon nanotubes, Springer, 2015, pp.53-78.