

研究終了報告書

「量子計算における低レイヤータスク分割技術の構築」

研究期間: 2020 年 11 月～2024 年 3 月

研究者: 御手洗 光祐

1. 研究のねらい

近未来に実現する量子デバイス、NISQ (Noisy Intermediate Scale Quantum) と呼ばれるデバイスの能力は、量子ビット数の面でも、その操作精度の面でも限られたものとなるだろうと言わざるを得ない。量子誤り訂正によって論理量子ビットを作って操作精度を向上させたとしても、そのトレードオフとして量子ビット数が少なくなってしまうという状況が生じる。

このようなハードウェア環境の中でその応用先を探索するには、ある計算タスクのうち真に量子的操作が必要とされている箇所を見極め、量子性が不必要な箇所については従来のコンピュータに任せるような手法が重要となる。長期的に量子誤り訂正が実現したとしても、実用的な計算を行うのに必要な量子ビット数に到達するのはずっと先であろうと見込まれる。これらの状況を鑑みると、可能な限り早期に量子デバイスの実用性を示すためには、限られた量子的リソースを最大限活用する、さらなるタスク分割手法の構築が必要であろう。具体的には、ある計算タスクが与えられたとき、そのタスクに利用可能な量子デバイスの能力にあわせる形で、計算タスクを分割できるような理論や手法が重要となるだろう。

本研究では、近未来の量子デバイスの実用化を早期に実現することを大きな目的とし、そのために、量子アルゴリズムが実行する計算タスクを適切に分割する手法を構築する。具体的には、量子ゲート・量子回路といった量子計算の中でも最も基本的となる要素に着目し、量子回路自体を小さな量子回路に分割する、あるいはその一部を古典計算に置き換える、といったアプローチで研究を行う。そして、このように最も基本的なレイヤーにおける分割手法を構築することにより、一般の量子アルゴリズムに適用可能な量子的リソース削減手法の確立を狙う。

2. 研究成果

(1) 概要

大まかに次の 5 点にまとめられる成果が得られた。

- A) より効率の良い回路分割手法の開発
- B) 量子ゲート切断手法の発展 / その核となる擬確率分布サンプリングの応用
- C) アプリケーションに特化した分割手法の開発
- D) 適用先アプリケーションの開発・改良
- E) さきがけ研究者間の交流による成果

このうち A, B については当初の計画に含まれていたものであるが、C, D, E については当初計画には含まれない成果である。

当初の研究計画では、与えられた大きな量子回路を量子ゲート/量子ビット線切断手法で小さい量子回路へとできるだけちいさなオーバーヘッドで分割できるプログラムを開発し、様々な量子回路に適用することを予定していた。しかし、(1) 実際に総当たりで最適化するプログラム

を作成し、よく使われる量子回路に適用してみるとオーバーヘッドが許容範囲を超えていること、(2) そもそも適用先となる量子回路にあまり候補がなく、適当な変分量子アルゴリズムのアンザッツに適用してみる程度しかできないこと、(3) 本さがけ研究期間中に、世界的に変分量子アルゴリズムの限界が認知されるようになり、量子回路分割をそれらに適用しても本質的な分野への貢献が望めなくなってしまったこと、の 3 つの大きな要素から、よりアプリケーションに特化して誤り訂正量子計算 (FTQC) も見据えた分割手法を開発するという方向性に変更した。

A については、当初の想定通り、量子ゲートの切断手法の改善に成功したことが主な成果として挙げられる。具体的にはエンタングルさせる力が弱い 2 量子ビットゲートであれば、従来法よりも少ないオーバーヘッドで切断する方法を提案できた。それを発展・応用したものが B の成果に含まれていて、例えば変分量子アルゴリズムにおいてよく使われる量子回路の古典シミュレート可能性の議論、また量子回路の古典シミュレーションへの応用が成果として得られた。

C, D, E については当初計画には含まれなかったものの、将来の量子コンピューティングの有効活用に資する成果が複数得られている。それぞれに含まれる代表的な成果としては、例えば、量子コンピュータ上での摂動論計算を可能とする量子アルゴリズムの構築、変分量子アルゴリズムの最適化の一部分を古典シミュレータ上で行うための手法提案、高エネルギー物理への量子アルゴリズムの応用、があげられる。

当初計画から変更はあったものの、本さがけ研究では、特に量子シミュレーションの分野について成果が多数得られた。量子コンピュータの一番の応用先は量子シミュレーションであろうと考えられていることから、本さがけ研究の成果は、将来の量子コンピュータの社会実装に大きく貢献すると信じている。

(2) 詳細

より効率の良い回路分割手法の開発

先行研究 [T. Peng et al., Physical Review Letters **125**, 150504 (2020)] において、量子回路における量子ビット線を「切断」し、与えられた大きな量子回路を分割することで、小さな量子コンピュータで大きな量子回路をシミュレートする方法が提案されていた。本さがけ研究期間中に採択された [K. Mitarai, K. Fujii, New Journal of Physics **23**, 023021 (2021); K. Mitarai, K. Fujii, Quantum **5**, 388 (2021) (5. 主な研究成果リスト-代表的な論文 1)] の二つの論文では、量子ビット線ではなく、2 量子ビットゲートを切る方法を開発し、必要となるオーバーヘッドを定量化した。

本手法は量子回路から適当な行列の期待値を得る時に利用可能な方法である。先行研究の場合、 k 回切断を行うと期待値の推定値の分散の値が 16^k 倍されてしまう。すなわち切断なしの場合と比較して、統計誤差を同程度に抑えるためには、量子回路の実行回数を 16^k 倍する必要がある。2 量子ビットゲートを取り除くためには、その前後で合計 4 回の切断を行う必要があるため、2 量子ビットゲートを取り除くには一般に $16^4 = 65536$ 倍のオーバーヘッドがかかっていた。一方 [K. Mitarai, K. Fujii, New Journal of Physics **23**, 023021 (2021)] では、制御 NOT ゲートを直接切断することで、9 倍のオーバーヘッドで取り除くことができる手法を提案した。先行研究に比べて格段に分割効率が高い。さらに [K. Mitarai, K. Fujii, Quantum

5, 388 (2021) (5. 主な研究成果リスト-1)] では、一般の 2 量子ビットゲート $U(\theta_1, \theta_2, \theta_3) = \exp(i(\theta_1 \sigma_x^{\otimes 2} + \theta_2 \sigma_y^{\otimes 2} + \theta_3 \sigma_z^{\otimes 2}))$ に対して直接切断を行う方法を提案し、非局所性の弱いゲートについてより効率的に分割を行えることを示した。

量子ゲート切断手法の発展 / その核となる擬確率分布サンプリングの応用

定式化した量子ゲート切断手法の応用として、[S Hakkaku, et al., Physical Review Research 4, 043100 (2022)] では、変分量子固有値ソルバ (VQE) でよく利用される量子回路であるユニタリ結合クラスタ (UCC) 回路の古典シミュレート可能性について議論した。UCC 回路の中でもよく使われる UCCSD 回路は、一電子励起と二電子励起の効果を取り込める回路である。このうち一電子励起部分に関しては古典シミュレート可能であるが、二電子励起の項が入ることで、UCCSD 回路は古典シミュレートが難しい量子回路となる。実は二電子励起の項は量子回路上では $e^{iZ^{\otimes 2}}$ のような 2 量子ビットゲートと等価となっていて、このような形で現れるすべての 2 量子ビットゲートを、量子ビット切断手法を用いて切ってしまうと、UCCSD は古典シミュレート可能な量子回路へと「分割」できる。発生するオーバーヘッドがそれほど大きくなりすぎなければ、全体としても古典シミュレート可能になる。この事実を用いて、代表的な分子に最適化された UCCSD 回路が、古典シミュレート可能となっているかどうかを調べた結果、特に NISQ デバイスのようにノイズのあるデバイスを用いるとき、ほとんどの場合 UCCSD 回路は古典シミュレート可能であることがわかった。

また、量子ゲート切断手法の核となっている「擬確率分布サンプリング」法を、誤り訂正の古典シミュレーションに応用する研究も行った [S Hakkaku, et al., Physical Review Research 3, 043130 (2021)]。これは、誤り訂正の古典シミュレーションが難しいコヒーレントノイズと呼ばれる種類のノイズについて、それを擬確率分布によって古典シミュレート可能なものに分解すれば、少しのオーバーヘッドがかかるもののシミュレーションが可能になることを示した研究である。

最後に実験的実現にも触れたい。東京大学の超伝導量子ビットの実験グループと共同で、量子ゲート切断手法の実験実現に成功した [A. P. Singh, et al., arXiv:2307.03232 (2023)]。量子ゲート切断に必要な、回路途中での射影測定を実験的に実現することが困難であったが、measurement error mitigation などのエラー補償手法を同時に組み合わせることにより、高フィデリティで量子ゲート切断を行うことに成功している。

アプリケーションに特化した分割手法の開発

当初の研究計画では、与えられた大きな量子回路を、量子ゲート/量子ビット線切断手法によってできるだけ小さなオーバーヘッドで分割できるプログラムを開発し、様々な量子回路に適用することを予定していた。しかし、(1) 実際に総当たりで最適化するプログラムを作成し、VQE でよく使われる hardware-efficient 回路などの量子回路に適用してみるとオーバーヘッドが許容範囲を超えている (例えば $9^{10} > 10^9$ などの値が容易に発生する) こと、(2) そもそも適用先となる量子回路にあまり候補がなく、適当な VQE のアンザッツに適用してみる程度しかできないこと、(3) 本さがけ研究期間中に、世界的に VQE などの NISQ アルゴリズムの限

界が認知されるようになり、量子回路分割そのものを VQE 等に適用しても本質的な分野への貢献が望めなくなってしまうこと、の3つの大きな要素から、よりアプリケーションに特化して、誤り訂正量子計算 (FTQC) も見据えた分割手法を開発するという方向性に変更した。

結果として、2 つの大きな成果が得られた。一つは [K Mizuta, et al., PRX Quantum 3, 040302 (2022)] であり、この論文では量子系の時間発展のための量子回路を、目的とする量子系よりも小さな量子ビット数を用いてコンパイルする技術を提案した。局所相互作用しか持たないハミルトニアンによる時間発展では、演算子が物理的に広がるスピードが有限であることを利用する。このことから、目的系の時間発展と、それをより小さな系に制限したものにおける時間発展は、十分短い時間においてはほぼ一致するため、小さな系において量子回路のコンパイルを行うことで、実質的に目的系の時間発展が行える量子回路を見出すことができる。この手法は、量子ビットが制限された量子ハードウェア上でより大きな回路をコンパイルすること、あるいはコンパイル対象を古典シミュレート可能な量子ビット数にまで落とし、古典コンピュータ上では本来扱えない時間発展のコンパイルを行うことを可能にする。

2 つ目の代表的な成果は、大きな量子系をシミュレーションするために重要となる摂動論のための量子アルゴリズム開発である [K. Mitarai, et al., Quantum 7, 1000 (2023) (5. 主な研究成果リスト-代表的な論文 3)]。近年注目を集めている量子特異値変換を用いることで、量子系のエネルギーを摂動的に求めるアルゴリズムを開発した。具体的な分子系をテストとして、必要なリソースの見積もりも行った。これは原理的に大きな量子系を小さな量子系へと分割してシミュレートすることを可能とする技術である。

関連してほかにも、大規模量子系の VQE をより少ないリソースで行えるようにする手法である Deep VQE [K Fujii, et al., PRX Quantum 3, 010346 (2022)] やその改良手法 [L Erhart, et al., Physical Review Applied 18, 064051 (2022)] の開発を行った。またこの量子回路分割手法に限らず、様々なアプリケーションのテストベッドとして利用可能な量子回路データセットの整備 [A Nakayama, et al., arXiv:2302.09751 (2023)] も遂行した。

適用先アプリケーションの開発・改良

並行して本研究課題で開発するタスク分割法の適用先となるアプリケーションの開発も行った。開発する分割法の最初の適用先として変分量子アルゴリズムを考えていたが、パラメータの最適化や期待値の測定に必要な量子回路の実行回数が多いという問題があった。量子回路分割を使って大規模な量子回路を実行しようとしても、そのオーバーヘッドによってさらに実行回数が増大すると、到底現実的とはいえない実行回数が必要となるという問題があった。

そこで最適化に必要なコストを削減すべく、摂動論的にパラメータ付き量子回路の最適化を行う手法を開発した [K. Mitarai, et al., Physical Review Research 4, 033012 (2022) (5. 主な研究成果リスト-代表的な論文 2)]。本手法は、クリフォード回路を初期値とするパラメータ付き量子回路ならば、その初期値における微分値が古典計算機でも効率的に計算できることに着目し、コスト関数を二次近似することで近似的な最適解を求めるものである。

また測定に必要なコストを削減する手法の開発にも取り組んだ。[M Kohda, et al., Physical Review Research 4, 033173 (2022)] は、大まかにいうと、計算基底でのサンプリングから、与え

られた状態を表現するのに重要な計算基底を抜き出したのち、与えられた状態をその部分空間に射影し、射影後の状態から期待値を推定する方法である。この方法は、測定のために作用させる必要のある量子回路が、ほかの測定回数削減アルゴリズムと比較して単純であるという利点がある。さらに、要求精度を達成するために必要な測定回数は、最先端の手法と同じ程度となることが確かめられた。また、[K. Kanno, et al., arXiv:2302.11320 (2023)] では、その手法をさらに発展させ、部分空間における対角化を古典コンピュータ上で行うことで、さらなる測定回数削減に成功した。

3. 今後の展開

本さがけ研究で構築した量子ゲート切断手法は、のちに別グループによって、オーバーヘッドの意味で最適であると証明されており [C. Piveteau, D. Sutter, arXiv:2205.00016]、これからも参照され続ける技術であると考えている。超伝導量子ビットで Google とともに世界をリードする IBM は、量子回路分割を一般に circuit knitting と呼んでおり、彼らの標準ライブラリである Qiskit に <https://github.com/Qiskit-Extensions/circuit-knitting-toolbox> を追加するなど、かなり力を入れて実装に取り組んでいる。本手法の社会実装には、より精度のよいハードウェアの登場を待つ必要があるものの、これらの取り組みから、例えば 10 年以内に、量子コンピュータが最も得意な量子シミュレーションのタスクにおいて、量子優位性を持つようなデバイスが登場するという仮定のもとで、本手法を何らかの形で使い、かつ量子優位性を示すような実験が報告される可能性は十分あると考える。

アプリケーションに特化した量子回路の分割手法についても、やはりより精度のよいハードウェアの登場、さらには誤り耐性量子コンピュータの登場を待つ必要があるが、それさえ実現してしまえば社会実装の可能性は十分に高いと考える。特に時間発展のコンパイル技術については、上記と同様の仮定のもとで、10 年以内に何らかの形で活用される可能性は否定できないと考える。本さがけ研究で構築した摂動論のアルゴリズムは、ある程度の規模の誤り耐性量子コンピュータを必要とするため、一概に社会実装のタイミングを予想することは難しいが、20 年以内に誤り耐性量子コンピュータが実現するという仮定のもとで、そのタイムスパンで活用されることはあるのではないかと予想する。アルゴリズム研究の波及効果としては、後続として著名な M. Reiher のグループなどから研究が発表されており [J. Günther, et al., arXiv: 2308.16873 (2023)]、「量子コンピュータ上での摂動論計算」という一つの潮流を作れたのではないかと自負している。

4. 自己評価

研究経費を活用したプログラミング補助人材の雇用やワークステーションの購入を通して、プログラムの開発自体は当初の開発計画通りに進めることができたと考えている。ただし開発したプログラムの効果自体は思うようなものではなかった。特に、与えられた大きな量子回路を小さい量子回路へとできるだけ小さなオーバーヘッドで分割し、様々な量子回路に適用することを予定していたが、VQE の量子回路等へ適用する場合、当初の想定よりもはるかに大きなオーバーヘッドの発生することがわかり、実用性が得られそうにもなかった。さらに、そもそも適用できそうな量子回路の種類が VQE の適当なアンザッツしかなく、また本さがけ研究期間中に、世界的に VQE などの NISQ アルゴリズムの限界が認知されるようになり、VQE に量子回路分割を適用するだけで

は、本質的な貢献にはならないような状況になってしまったところには、当初計画の想定のがんがさがあつたと言わざると得ない。

しかし、これらのことから研究を軌道修正し、アプリケーション側から攻めることで、一定の成果が得られている。例えば量子ゲート分割を古典シミュレーションのための活用する方向性での研究、VQE の限界を決めていた期待値測定のコストを改善するための手法開発、VQE の最適化のコストをゼロにするための手法提案、アプリケーション、特に量子シミュレーションに特化した分割手法の提案など、重要な成果が多く得られたと自負している。さががけ研究期間を通じて、量子シミュレーションが量子コンピュータの最初であり最も有用な応用先となるだろうという思いを強くしており、さががけ研究期間に行えた研究は今後世界でも参照され続ける成果になるだろうと強く信じている。

5. 主な研究成果リスト

(1) 代表的な論文(原著論文) 発表

研究期間累積件数:20 件

1. K Mitarai, K Fujii, “Overhead for simulating a non-local channel with local channels by quasiprobability sampling”, Quantum 5, 388 (2021)
これまでの量子ゲート切断手法を一般化することで、一般の 2 量子ビットゲート $U(\theta_1, \theta_2, \theta_3) = \exp\left(i(\theta_1 \sigma_x^{\otimes 2} + \theta_2 \sigma_y^{\otimes 2} + \theta_3 \sigma_z^{\otimes 2})\right)$ に対して、直接量子ゲート切断を行うための分解手法と、それに必要なオーバーヘッドを示した。これにより、直感的にも予想されるように、量子ビットをエンタングルさせる力が弱いゲートであれば、小さなオーバーヘッドで分解できることを示せた。
2. K Mitarai, Y Suzuki, W Mizukami, YO Nakagawa, K Fujii, “Quadratic Clifford expansion for efficient benchmarking and initialization of variational quantum algorithms”, Physical Review Research 4, 033012 (2022)
パラメータ付き量子回路の最適化をその動作の基本原理とする VQE などの変分量子アルゴリズムは、最適化が非常に困難であるという問題を抱えている。本研究はこの困難を少しでも解決すべく、古典コンピュータ上である程度の最適化を行うための手法を提案した。具体的には、クリフォード回路を初期値とし、その周りで二次近似を行うことで最適化を行う。VQE に適用して数値計算を行い、手法の有効性を様々な分子において確かめた。
3. K. Mitarai, K. Toyoizumi, W. Mizukami, “Perturbation theory with quantum signal processing”, Quantum 7, 1000 (2023)
摂動論的計算を量子コンピュータ上で行うためのアルゴリズムを提案し、それに必要となるリソースを数値的に評価した。摂動論計算はハミルトニアン の逆行列を利用すれば可能となることに着目し、これを可能とする quantum signal processing を利用したアルゴリズムを構築した。摂動論は大きな量子系を小さな量子系に分割する際によく使われる理論であり、本研究はその方向へ進むための第一歩である。

(2) 特許出願

研究期間全出願件数:0 件(特許公開前のものは件数にのみ含む)

(3) その他の成果(主要な学会発表、受賞、著作物、プレスリリース等)

主要な招待講演

1. "VQE and beyond-VQE methods for quantum chemistry", American Chemical Society Fall 2023 (2023)
2. "Virtual two-qubit gates realized by quasi-probability sampling of single-qubit operations", American Physical Society March Meeting 2023 (2023)
3. "Constructing machine learning models with quantum computers", 2023 Korean Physical Society Spring Meeting (2023)
4. "Theoretical Methodologies towards Practical Quantum Machine Learning", Q2B22 Tokyo (2022)

受賞

1. 大阪大学賞 若手教員部門
2. Forbes 30 Under 30 Asia List 2022
3. MIT Technology Review Innovators Under 35 Japan 2021