

## 「シリコン中の電子スピンを用いた論理演算素子の創成」

研究期間:2020年12月～2024年3月

研究者:安藤裕一郎

## 1. 研究のねらい

新しい論理演算の情報担体として、シリコン (Si) 中における電子のスピンに注目する。電子スピンは“スピン偏極ベクトルの向き”および“スピンの総数”を情報とすることができ、取り扱う情報量を飛躍的に向上出来る。また、電荷輸送の伴わないスピンの流れ (スピン流) は時間反転対称性があり、エネルギー散逸の極めて少ない情報輸送手段としても魅力的である。本研究では Si 中におけるスピン操作・演算に関連する物理現象の学理を構築し、Si 中のスピンを情報担体とした新しい論理演算デバイスの提案と動作実証を目的として研究を行った。

本研究で創成を目指すデバイスでは電子スピンの向きおよびスピンの総数を情報とし、スピン操作を行うことで論理演算を実現する。具体的にはスピンの回転操作、減衰・増幅、スピン同士の相互作用、スピンと他の物理量との相互作用を積極的に活用し、スピン情報の制御を行う。また確立したスピン制御技術を用いた論理演算のアルゴリズムを検討する。更に実際にデバイスを作製し、室温動作実証を行うことが本研究期間内の目標である。具体的な研究内容は下記の (A1)～(C2) の 6 項目およびそれらの技術を利用した出口戦略 (5 種類) の動作実証である。

**A) 共線スピンの 1 次元輸送技術**

共線 (collinear) はスピンの偏極ベクトルが 1 軸のみのスピンと定義する。本項目ではスピン輸送方向も 1 軸の場合を対象とする。調査項目は下記の A1, A2 であり、これらの技術に関連する出口戦略として出口戦略 A1, A2 を設定する。調査項目の A1 と A2 がそれぞれ出口戦略の A1, A2 に対応するというわけではなく、どちらの出口戦略にも A1 と A2 の技術が関連する。(調査項目 B, C も同様)

A1: 短チャネル化とバリスティックスピン輸送、・A2: 電子スピン—磁化変換、・出口戦略

A1: スピン FET、・出口戦略 A2: MLG

**B) 共線スピンの 3 次元輸送技術**

本項目以降はスピン輸送方向が 2 方向以上の場合を対象とする

・B1: スピンホール効果の増強、・B2: ラシュバ型・トポロジカル型界面におけるスピン流—電流変換、・出口戦略 B: スピン軌道ロジック回路

**C) 非共線スピンの 3 次元輸送技術**

スピンの 1 軸を向いていない非共線スピンに関する技術を確認し、スピン論理演算素子の創成を目指す。

・C1: スピン回転操作、・C2: 非共線スピン間の相互作用、・出口戦略 C1: スピン論理回路、・出口戦略 C2: スパイキングニューロンおよび確率論的演算の実現

## 2. 研究成果

### (1) 概要

学理構築の観点ではスピン操作の難易度から A：共線スピンの一軸輸送に関連するスピン操作，B：共線スピンの2軸以上のスピン輸送に関連するピン操作，C：非共線スピンの操作という3つのフェーズに分け，研究を実施した．結果を以下に纏める．

A：Si チャンネル中のバリスティックスピン輸送実現を目指し，基板接合技術を用いて強磁性体ソース，ドレインが対向した短チャンネル Si スピン素子を作製した．バリスティックスピン輸送の実現には至らなかったが，短チャンネル化により極めて大きなスピン起電力発現に成功し，短チャンネル化の優位性を示した．

B：スピンの向きとスピンの輸送方向の外積方向にスピン輸送が発生する現象である“スピンホール効果”や“スピン運動量ロック”に関する現象の探索を行った．例えば，Si，Ge の 111 面を極薄化した場合に発生するディラック電子系二次元物質であるシリセン，ゲルマネンに着目し，当物質で発現するスピン運動量ロックについて，光を用いた手法で検証した．特にゲルマネンで検証を進め，下地金属層と軌道混成がある1層目のゲルマネンではスピン運動量ロックが消失しているが，軌道混成が十分に抑制された2層目は大きな効果が発現することを見出した．

C：スピン軌道相互作用が小さく電界によるスピン操作は困難であると考えてられてきた Si/SiO<sub>2</sub> 界面でも，空間反転対称性の破れと強電界を有効に活用し，電界によるスピン操作が可能であることを示した．

上記の知見をもとに，複数のスピン演算素子の創成に向けた研究に取り組んだ．素子構造が単純なスピン FET では動作実証自体は確立済だったが，更なる性能向上には低仕事関数強磁性体の創製が必要であった．強磁性体では母材量が Fe，Ni，Co であるため，仕事関数もこれらに支配されると考えられるが，Fe に Gd を少量添加した場合には Fe の電子状態を強く反映しつつも仕事関数を大きく（2eV 程度）変調できることを明らかにした．また，多端子スピン注入により1素子で演算内容を切り替え可能な Magnetologic gate の室温動作実証にも成功した．ほぼ設計通りの動作を実現したことから，計算機シミュレーションへ展開も現実的であり，今後は複数のデバイスで構成された状態の動作を理論・実験の両面で進める予定である．

### (2) 詳細

・A1：短チャンネル化とバリスティックスピン輸送 基板接合技術を用いて強磁性体電極を対向させた構造を作製し，Si スピン素子の短チャンネル化を実現した（図 1(a)）．その結果，横型素子と比較しても過去最高レベルのスピン起電力を室温で実現した（図 1(b)）．バリスティックスピン輸送では Si 層の更なる薄膜化が必要となるが，CMP を用いて 10nm 厚程度の SOI 基板の作製には成功している（図 1(c)）．

・A2：電子スピン—磁化変換 Si 中では少数のスピンで大きなスピン起電力を生成できる（一般的な金属と比較して 3～4 桁高い）。一方、スピンは散逸するため、情報の長期保存には磁化などへの情報書き込みが必要である。しかし、一般的な磁化書き込み法であるスピントルク法では、ある程度のスピン数が必要となるため、スピン数の少ない Si スピン素子は不利である。そこで、外部から付加的にスピントルクや外部磁界を付加し、磁化の向き磁化困難軸方向に揃え、その緩和過程で Si 中のスピンを用いる手法を提案した（図 1(d)）。金属素子を用いた予備実験では必要なスピン数の大幅低減（1/20 に低減）に成功した（図 1(e)）。当該技術を Si スピン素子に適用する為、磁化困難軸方向（x 方向）に磁化を揃え、その緩和過程で  $\pm y$  方向を向く確率が 50%の確率になる条件を形成し、その条件において Si 中のスピンを強磁性体に注入し、確定的磁化制御を検証した。現状の素子では確定的な結果を得ることが出来なかった。その一因は強磁性体の膜厚が厚すぎたため、必要なスピン数がまだ多かったためと考えられる。今後は極薄化した強磁性体で検証を進めていく。

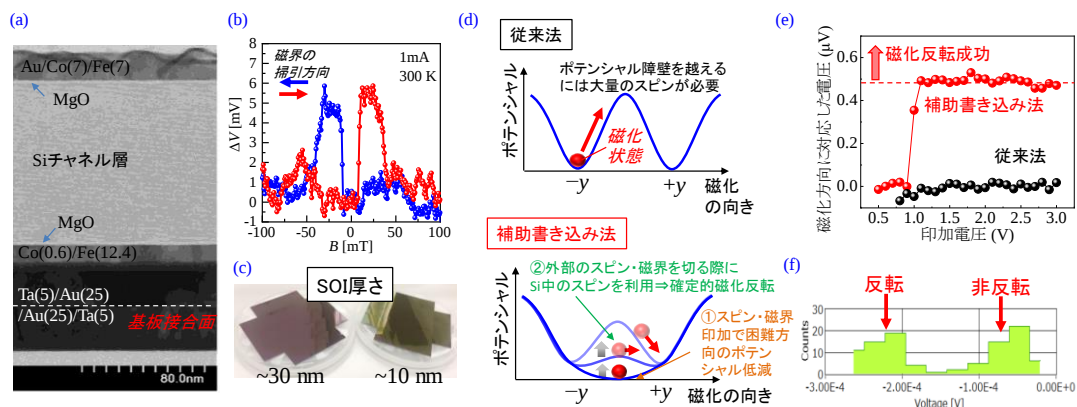


図1. 対向型スピン素子の(a)TEM像、(b)スピン依存起電力、(c)極薄SOI基板の写真、(d)Si中のスピンを用いた磁化書き込み方法の概念図と(e)金属素子を用いた本手法の検証、(f)Siスピン素子での結果。Si中のスピンを用いても反転、非反転の出現回数に差異がないため、強磁性体体積の低減が必要であることが判明した。

・出口戦略 A1：スピン FET スピン FET の磁気抵抗比向上のために、(1)電極形状の改善、(2)強磁性体材料の探索、(3)素子構造の改善を行った。(1)については、電極の周長と面積を変化させコンダクタンスを測定したところ、電極周囲からのリーク電流が大きく、低スピン偏極率の原因になっている可能性が示唆された（図 2(a)）。そこで強磁性体電極を MgO 膜よりも小さくしたトリミング構造を形成した処、従来試料と比較してスピン起電力が 1 桁程度増強した（図 2(b)）。(2)については磁気抵抗比向上に直結する低界面抵抗強磁性体の創製を検討し、Si とオーミック接触し、有限のスピン偏極を有する低仕事関数強磁性体の創製に成功した（図 2(c)-(e)）。(3)については FinFET 構造の創成に挑戦し、Si-Fin の (010) 側面に強磁性体膜(Fe/MgO)をエピタキシャル成長することに成功した。

・出口戦略 A2：MLG 6 電極型のスピン素子を用いて Magnetologic Gate(MLG)によるスピン演算を行った（図 2(f),(g)）。外側の 2 電極が入力電極(A1,A2)であり、その内側になる 2 電極が論理回路設定電極(B1,B2)、内側の 2 電極が出力電極になる。高感度測定のために、反平行配置にした出力電極を用いてスピン起電力のみの差動起電力を測定した。設定回路の切り替えによって入力に対する出力が NAND, OR と切り替えられ、MLG 動作に成功

したことが分かる。現在は横型 6 電極であるが、小型化への指針も得ている。

・**B1：スピンホール効果の増強** Bi をドナーとした Si でのスピン軌道相互作用やスピンホール効果の増強を確認している。しかし、本手法では電子の移動度も低下し、ス

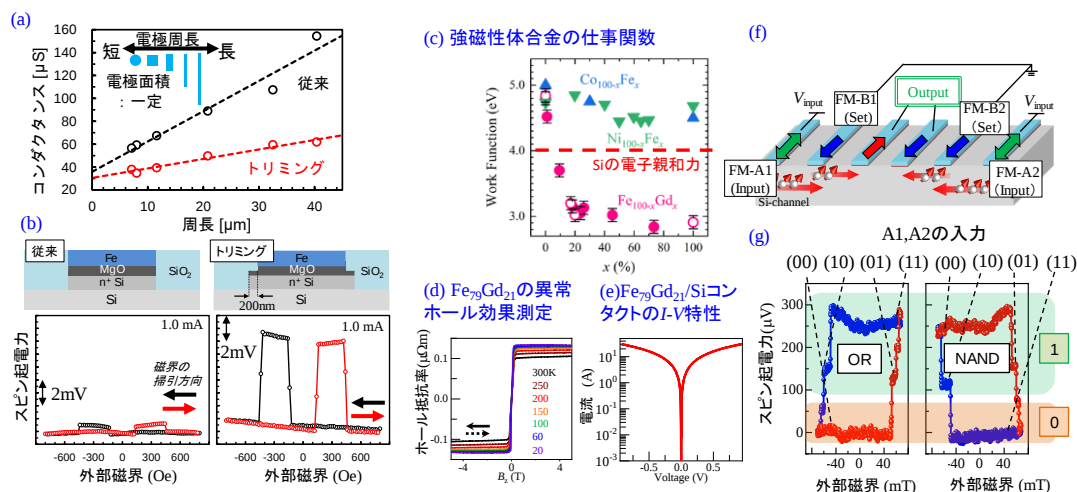


図2. スピンFETにおける(a)強磁性体の電極の周長と界面コンダクタンスの関係. (b)トリミングの有無とスピン起電力の関係. (c)強磁性体合金の仕事関数と,  $\text{FeGd}$  合金の(d)異常ホール効果および(e) $\text{FeGd}/\text{Si}$ コンタクトの電流電圧特性. (f)MLG素子の構造と(g)室温実証結果.

ピン輸送特性へ悪影響がある。そこで新しいアプローチを検討している。昨今の先端トランジスタでは Si チャンネルの薄膜化が進んでいる。もし(111)面で極薄化が進むと 14 族ハニカム物質（シリセン）になる可能性がある。当該物質は K 点近傍のバンドギャップが極めて小さく、大きなベリー曲率が期待でき、スピンホール効果に類似したスピン運動量ロックが期待できる。また二次元トポロジカル絶縁体とした場合には無散逸な電荷・スピン輸送が可能なエッジ状態が期待できる。本期間内では技術的に作製であり、シリセンよりもさらに大きなスピン軌道相互作用が期待できるゲルマネンについて、スピン特性の評価を進めている。その結果、二層ゲルマネンにおいて、スピン運動量ロックに起因する大きなスピン流—電流変換現象が現れることが判明し、隣接した物質との軌道混成の抑制が高効率化の鍵となることを示した（図 3(a), (b)）。

・**B2：ラシュバ型・トポロジカル型界面におけるスピン流—電流変換** Si の高スピンコヒーレンスという利点を生かし、スピン軌道相互作用に関連する効果の有効活用のために、Si と異種材料との接合系において、異種材料側の高いスピン軌道相互作用とその関連現象を Si 側に発現させる創発スピン軌道相互作用効果の探索を行った。高いスピン軌道相互作用、強誘電性が期待できるハフニア・ジルコニア系絶縁体との接合を検討しているが、接合の高品質形成に時間を要している。新規トポロジカル物性等の探索も進めており、ベリー曲率の波数空間での偏り（ベリー曲率双極子）より発生する非線形ホール効果をトポロジカル結晶絶縁体で実現し、当該効果の不揮発性機能を室温で実現した（図 3(c)~(e)）。

・**出口戦略 B：スピン軌道ロジック回路** インテルから 2019 年に提案されたスピン軌道ロジック回路 (MESO) は、CMOS を凌駕する性能が期待されている。しかし、既存の金属中のスピン軌道相互作用を用いる場合、出力電圧が要求水準の4桁も低い。もし Si 中のスピンホール効果や、ショットキー障壁を活用すれば、金属と比較して 3~4 桁の増強が望める。本素

子は基板接合技術を用いて作製しており、年度内に予備データの取得を目指している。

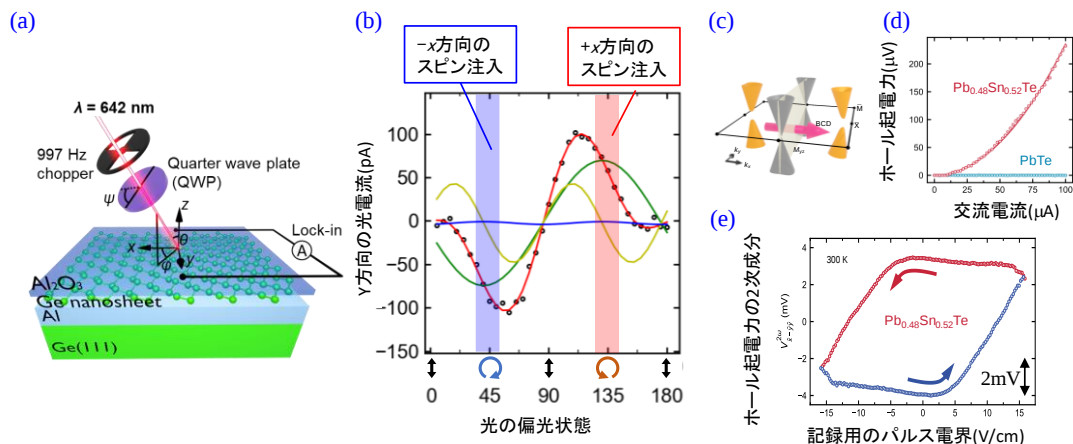


図3. (a)Al上に成長したゲルマニウムにおいて円偏光でスピンを励起し、スピン運動量ロックに起因する電流を測定。(b)その測定結果。円偏光のヘリシティによって光電流の向きが反転している様子が分かる。複数の寄与が想定され、成分分けした緑色成分がスピン運動量ロックに関連する信号。(c)トポロジカル結晶絶縁体PbSnTeにおける表面にディラック分散。Pb原子が不揮発に原子変位を起こすことができ、その変位により鏡面対称性が1方向で破れ、ディラックコーンにギャップが開く。この状況ではホール方向に2次のホール起電力が大きく発生する。(d)実際にトポロジカル結晶絶縁体PbSnTeでは大きな非線形ホール起電力が発生しているが、普通の絶縁体であるPbTeでは発生しない。(e)また変位を不揮発に制御できるため、非線形ホール起電力を不揮発に変調することができる。本結果は新しい不揮発メモリを作ることできるが、類似の効果をシリセン、ゲルマニウム等で実現し、ペリー曲率起因の非線形現象をIV族系半導体に導入したいと考えている。

・C1：スピン回転操作 Siの異種接合界面において、有限のスピン軌道相互作用および、面直電界が存在するとバンドのスピン縮退が解け、スピンは電荷蓄積の相対論的効果の帰結として磁界を感じるようになる。この有効磁界により、スピンの歳差運動を誘起したり、スピン寿命を変調できる。Si/SiO<sub>2</sub>界面のスピン回転操作に関する研究は初歩的なデータの取得に成功し、Nature Materials 誌への掲載された。その後更なる高効率スピン制御を目指し、スピン軌道相互作用が大きなHfO<sub>2</sub>とSiの界面を用いたスピン操作の実験に取り組んでいる。

・C2：非共線スピン間の相互作用 スピンが平行、反平行以外の方向を向いた場合における相互作用や、他の形態のスピン(核スピンなど)との相互作用の解明を目指した研究を実施した。準備段階としてスピンの向きが非共線配置(平行、反平行ではない配置)のスピン注入源、検出源を用いたスピン輸送に挑戦し、面直磁界を印加した際の電圧信号の微分成分からスピンの向きが評価可能であることを示した。次に非共線状態にあるスピンを注入し、両者に相互作用があるかを検証した。現在までのところ明確な証拠はつかめておらず、測定条件の探索などを行っている。

・出口戦略 C1：スピン論理回路 スピンの回転操作により論理演算を行う素子を作製した。本素子は1素子で複数の論理演算を行うことができる素子であるが、スピンの入力角が0度と90度と非共線型であるので、デバイス加工の困難さがあつた。そこで入力を0度に固定した状態で複数の演算可能であることを検証した。これらの動作については想定動作を実現することに成功した。

・出口戦略 C2：スパイキングニューロンおよび確率論的演算の実現 本研究はA2が要素技術となる。現在までのところA2の技術が確立できておらず、本課題を進める環境には至らなかった。しかし理論的な検証も極めて重要であると考えられるために、現在、コンピューター理論の専門家と共同研究を開始している。

### 3. 今後の展開

スピン FET, MLG, MESO などのノイマン型コンピューティングでは(i) 機能実証, (ii)次段動作の検証, (iii)消費エネルギー, 遅延等の検証など, 複数の解決すべき課題がある. 定性的な機能実証という位置づけの(i)については, 2025 年前後には実現可能だと考えられる. 一方, 次段動作となると出力など定量的指標が重要となる. (ii)の実現にはスピンの生成効率(スピン偏極率など)を現在の 10 倍以上に高める必要がある. 本件については地道な試行錯誤が必要となるが, 10 年程度のタイムスパンが現実的であると考えられる. スピン偏極率が 10 倍になることにより, 現在のスピン起電力が約 10mV から 1Vオーダーに向上する. そうすれば直接次段を動作できる可能性が高い. これらの工夫と同時にデバイス動作自体をモデル化し, シミュレーションで検証できる環境を早期に立ち上げる必要がある. また, そのような 10 年の間には, スピンに関連する新現象の開拓や, 別用途への展開(例えば量子演算の周辺に配置する演算用途など)も積極的に検討し, 応用までの距離感が近い用途があれば, 産学連携へと果敢に挑戦していく必要があると考えられる.

### 4. 自己評価

各項目については予想以上に進んだものと, そうではないものがあった. 平均すると当初計画程度の進展であったと評価している. 研究成果の中には国際的に高い評価を受けている雑誌に掲載されたものなどもあるので, 学術的な貢献はある程度はあったかと思う. しかし, 各項目の技術を有機的に繋げるところまでは至らなかったところ, および研究リソースの選択と集中をしっかりとし, 何か一つ軸となるデバイスを創製できなかった点は反省点である. また得られた結果のうち, 複数の論文が研究期間内の論文投稿に間に合わなかった. これから順次, 投稿作業に取り掛かるが, 研究成果は鮮度やタイミングも重要であり, 二番手になってしまうと対外的評価は著しく損ねることを肝に銘じ, 研究, 発信のバランスを改善したい.

### 5. 主な研究成果リスト

#### (1) 代表的な論文(原著論文)発表

研究期間累積件数: 17件

- |                                                                                                                                                                                                                                                                 |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1. M. Aoki, E. Shigematsu, R. Ohshima, T. Shinjo, M. Shiraishi, and Y. Ando, Anomalous sign inversion of spin-orbit torque in ferromagnetic/nonmagnetic bilayer systems due to self-induced spin-orbit torque, Phys. Rev. B <b>106</b> , 174418, pp.1-7, (2023) |
| 2. N. Yamashita, E. Shigematsu, S. Honda, R. Ohshima, M. Shiraishi and Y. Ando, Realization of efficient tuning of the Fermi level in iron-based ferrimagnetic alloys, Phys. Rev. Mater. <b>9</b> , 104405(2022).                                               |
| 3. S. Lee, H. Koike, M. Goto, S. Miwa, Y. Suzuki, N. Yamashita, R. Ohshima, E. Shigematsu, Y. Ando and M. Shiraishi, Synthetic Rashba spin-orbit system using a silicon metal-oxide semiconductor, Nature Materials <b>20</b> , 1228-1232.(2021)                |

(2) 特許出願

研究期間全出願件数： 件 (特許公開前のものは件数にのみ含む)

|   |           |                              |
|---|-----------|------------------------------|
| 1 | 発 明 者     | 山下尚人, 安藤裕一郎, 重松英             |
|   | 発 明 の 名 称 | 強磁性材料と半導体材料との接合構造および半導体スピン素子 |
|   | 出 願 人     | 国立大学法人京都大学                   |
|   | 出 願 日     | 2022.03.03                   |
|   | 出 願 番 号   | 特願 2022-032665               |
|   | 概 要       | 低仕事関数強磁性体の作製方法に関する内容         |

(3) その他の成果 (主要な学会発表、受賞、著作物、プレスリリース等)

該当なし