

リアル空間を強靱にするハードウェアの未来
2021 年度採択研究代表者

2022 年度
年次報告書

横式 康史

東京工業大学 科学技術創成研究院
助教

漏れ電流抑制素子を用いたパルス駆動型低消費電力 CPU

研究成果の概要

近年、脱炭素化など、環境問題に注目が集まっており、その中でエネルギーハーベスティング技術を用いた極微量のエネルギーで動作する電子回路が有望である。小型な太陽電池などと組み合わせ、短時間のパルス状の電圧で駆動するバッテリーレスのデバイスを実現することができれば、それだけデバイス全体を小型化することができ、環境問題へ配慮をした新しいデバイス応用へ展開可能となる。その実現のために、アプリケーション専用の回路を利用することも可能だが、システムごとにチップを製作する必要がある、大変コストが高くなってしまう。そこで、本研究では、一般的な IoT デバイスで用いられる CPU を低消費電力動作させられないか、ということに着目し、微量な電力のみで駆動可能とする、間欠駆動型の CPU の研究を行っている。

昨年度の研究において、RISC-V ベースの CPU を 0.18 μ m 1-poly 6-metal 標準 CMOS プロセスで製作した。本年度は更に検証を行い、プログラムカウンタ、読み込まれたプログラムの 16 進数値、バスの値、テストベクタなどからその動作が正しいことを確認した。

そこで次のステップに進み、昨年度 FPGA で実装したパルス駆動型の CPU を CMOS チップ化した。チップについては昨年と同様に 0.18 μ m 1-poly 6-metal 標準 CMOS プロセスで製作した。昨年度の CPU はプログラムがレジスタに直接書き込まれており書き換え不能だったが今回試作した CPU は UART 経由でプログラムの書き換えができるようになっている。また、CPU がパルス駆動できるようにするための回路も合わせてチップ上に搭載した。

その後製作したチップから、①パルス駆動が可能であるか、②消費電力の計測を行った。その結果として、想定通りパルス駆動することと、低消費電力性能がどれぐらいなのかも明らかとなった。詳細については設計手法や計測結果などをまとめて今後海外論文誌への投稿を予定している。また、昨年度はチップ製作と並行してパルス駆動型 CPU に関する特許出願も行った。