

## 研究課題別評価

### 1 研究課題名：エピタキシャル強磁性トンネル接合を用いた強磁性体/半導体融合デバイス

～IV族強磁性半導体の創製とそのスピndeバイスへの応用～

### 2 研究者氏名：菅原聡

### 3 研究の狙い：

本研究課題は、近年注目を集めている”スピンエレクトロニクス”の概念を既存のシリコンテクノロジーに融合させた新しい集積エレクトロニクスの展開を目指すものである。従来のエレクトロニクスでは用いられることのなかったキャリアの持つスピンといった自由度を積極的に利用した新概念のアーキテクチャに基づく集積回路を実現するため、本研究課題では、①シリコンテクノロジーに整合しキャリアのアスピンを操作できる新機能材料としてIV族強磁性半導体の創製、②スピン依存伝達特性を有する能動集積デバイスとしてのスピントランジスタの創出、そして、③このスピントランジスタを用いた新しい集積回路アーキテクチャの創出の三項目について研究を進めた。本研究課題で提案している材料・デバイス・集積回路から構成される新しいエレクトロニクスの体系は、現行のシリコンテクノロジーを生かしつつキャリアのスピンといった自由度の導入でシステムの性能を飛躍的に向上させることを目的としている。

### 4 研究成果：

#### 4. 1 はじめに

スピンエレクトロニクスとは、従来のエレクトロニクスの分野で用いられることのなかったキャリアのスピンや材料の磁性に関する自由度・機能を積極的に活用した新しいエレクトロニクスの分野である。スピンエレクトロニクスに現在のエレクトロニクスと同等もしくはそれ以上の発展を期待するのであれば、シリコンテクノロジーを基盤においた集積エレクトロニクスを無視するわけには行かない。むしろ、既存のシリコンテクノロジーに融合する形でスピンエレクトロニクスを具現化することが重要であると考えられる。本研究で提案するスピンエレクトロニクスはスピン(または磁化)といった新たな自由度を有する機能デバイスであるスピントランジスタを用いて集積エレクトロニクスを展開するものである。この新たな自由度の導入によって従来の集積エレクトロニクスでは実現できない新概念の高機能・多機能集積回路アーキテクチャの実現が可能となる。

本研究課題ではスピンエレクトロニクスといった未だ抽象化されたままの概念を、スピントランジスタを能動デバイスとするシリコン集積回路として実現することを最終的な目標として、これを実現するための材料、デバイス、回路技術の創出を目的としている。はじめに、高機能なスピン操作のために必要となるIV族強磁性半導体の創製について述べる。次に、本研究課題の中心となるMOSFET型のスピントランジスタについて述べ、新たな材料開発の意義も明らかにする。最後に、スピントランジスタを用いた具体的な集積回路への応用について述べる。特に、IV族強磁性半導体を用いたスピントランジスタで構成された集積回路のインパクトについて詳述する。

#### 4. 2 IV族強磁性半導体の創製

半導体の結晶格子の一部を磁性元素で置換することによって得られる強磁性半導体は高いスピン分極率を有し、電界の印加によって磁性を制御できるといった通常の強磁性体では実現不可能な機能を有していることから、スピントランジスタへの応用上極めて有用な

材料である。強磁性半導体はこれまで化合物半導体を中心に研究がなされてきたが、集積エレクトロニクスを中心である Si に関するものはこれまでにほとんど報告されていなかった。スピンエレクトロニクスの概念をシリコン集積回路として実現するためには Si, SiGe, Ge といったシリコンテクノロジーに整合する材料を母材として強磁性半導体を実現することが必要となる。本研究課題では Si および Ge を母材とした強磁性半導体の実現を試みた。

#### A. $\text{Ge}_{1-x}\text{Mn}_x$ の成長と磁性

Ge は先端 MOS デバイスのチャンネルに用いることが検討されている重要な材料である。最近、Ge に遷移金属元素である Mn をドーピングすることによって強磁性が発現することが報告された。今日では、この  $\text{Ge}_{1-x}\text{Mn}_x$  は  $\text{Ga}_{1-x}\text{Mn}_x\text{As}$ ,  $\text{In}_{1-x}\text{Mn}_x\text{As}$  に続く新たな強磁性半導体として認識されつつある。 $\text{Ge}_{1-x}\text{Mn}_x$  は異常ホール効果を示すことを根拠としてバンド構造の交換分裂が予想されているが、磁気円二色性(MCD)のようなバンド構造の直接的な評価はこれまでなされていない。したがって、 $\text{Ge}_{1-x}\text{Mn}_x$  が強磁性半導体であるかについての真偽は未検討のままである。そこで、MCD を用いて  $\text{Ge}_{1-x}\text{Mn}_x$  における強磁性の起源を詳細に調べた。

低温分子線エピタキシー(MBE)を用いて  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜のエピタキシャル成長を行った。Mn と Ge からなる強磁性クラスターの析出を防ぐため、成長温度は  $100^\circ\text{C}$  とした。図 1 に Ge(001)基板上に成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の断面 TEM 像を示す。ほとんど転移を生じることなく  $\text{Ge}_{1-x}\text{Mn}_x$  がエピタキシャル成長することがわかった。また電子線回折からはダイヤモンド構造以外の結晶構造は検出されなかった。また、Si(001)基板についても、 $\text{Ge}_{1-x}\text{Mn}_x$  のエピタキシャル成長を実現できた。

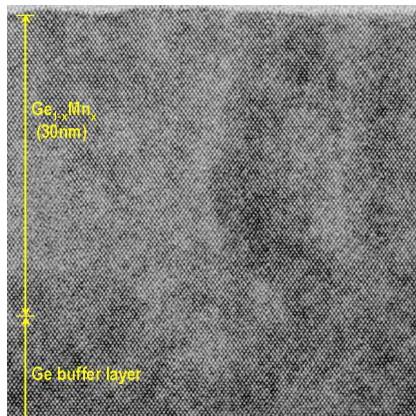


図 1 : Ge(001)基板上に成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の断面 TEM 像

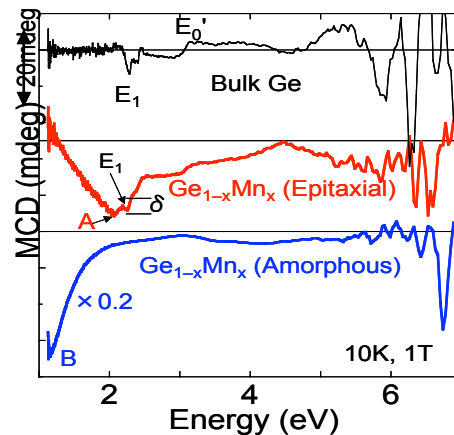


図 2 : バルク Ge, エピタキシャル  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜, およびアモルファス  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の MCD

図 2 に Ge(001)基板上にエピタキシャル成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の MCD スペクトルを示す。参考のため、同図にはバルク Ge の MCD スペクトルも同時に示してある。測定温度は 10K である。成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の MCD スペクトルは全体的に負側にシフトしているが、バルク Ge の特異点の特徴を残している。さらに 2eV 付近に大きなピークが観測された(図中の A 点)。各特異点およびこの大きなピークにおける MCD の磁場依存性から、強磁性を示すヒステリシスが観測された。図 3 に 2eV のピークと、Ge の特異点を代表して  $E_1$  点におけるピークの大きさの温度依存性を示す。ここで特異点  $E_1$  のピークは 2eV における大きなピークが重なっているとして図 2 に示す  $\delta$  ように分解した。2eV(図 2 の A 点)の MCD 強度は温度の増大とともに減少して、150K 程度のキュリー点を示した。これは

SQUID の測定結果と一致する。一方、2eV のピークの影響を取り除いた  $E_1$  における MCD の強度  $\delta$  は温度によってほとんど変化せず、バルク Ge のような挙動を示すことがわかった。

また、Mn 濃度依存性から、A 点の MCD 強度は Mn 濃度とともに増大するが、 $E_1$  点における MCD の強度は Mn 濃度の増加とともに緩やかに減少した。以上の結果から、エピタキシャル成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜は磁気的には強磁性を示す相と強磁性を示さないバルク Ge の相とを含むことがわかった。したがって、 $\text{Ge}_{1-x}\text{Mn}_x$  薄膜は Ge のバンド構造が交換分裂することによって強磁性を示すような強磁性半導体ではないことが明らかになった。そこで、 $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の構造の再評価を行った。極端に薄層化した試料を用いて TEM 観察を行ない、また極微小領域における、電子線回折、組成分析から構造を評価したところ、図 1 に現れていた縦縞のコントラストはエピタキシャル成長した Ge のマトリックス中に高濃度(18%程度)に Mn を含むアモルファス状の  $\text{Ge}_{1-x}\text{Mn}_x$  が重なることによって生じていることがわかった。すなわち、成長層は相分離している。Si 基板を熱酸化して形成した  $\text{SiO}_2$  上に成長したアモルファスの  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜と、Ge(100)基板上にエピタキシャル成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜とその磁性を MCD から比較した(図 2)。アモルファス  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の Mn 濃度はエピタキシャル成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜のアモルファス相に近い 15%とした。若干のエネルギーシフトがあるが、エピタキシャル成長した  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜の MCD スペクトルはアモルファスの  $\text{Ge}_{1-x}\text{Mn}_x$  薄膜とバルク Ge の MCD スペクトルを重ね合せた形状に近い。MCD の詳細な測定からアモルファス

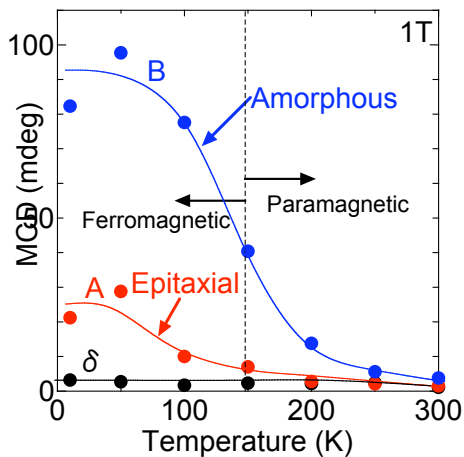


図 3 : MCD 強度の温度依存性.

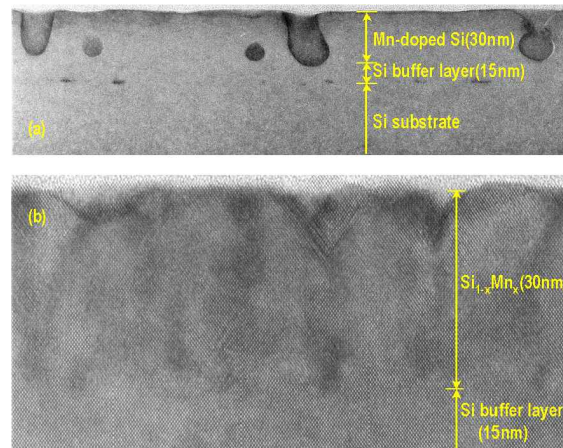


図 4 : (a)400°Cで成長した  $\text{Si}_{1-x}\text{Mn}_x$  薄膜の断面 TEM 像.  
(b)250°Cで成長した  $\text{Si}_{1-x}\text{Mn}_x$  薄膜の断面 TEM 像.

4(a)に 4%の Mn をドーピングした Si 薄膜の断面 TEM 像を示す。成長温度は 400°Cである。マトリックス中にクラスターが形成され、均一組成の  $\text{Si}_{1-x}\text{Mn}_x$  薄膜が形成できていない。局所的な組成分析から、マトリックス部には全く Mn を含まず、クラスターの部分に Mn が集中していることがわかった。電子線回折からクラスターには高濃度に Mn を含むダイヤモンド構造の  $\text{Si}_{1-x}\text{Mn}_x$  が存在することがわかったが、Mn シリサイドもかなり形成されていた。一様に Mn が分散した  $\text{Si}_{1-x}\text{Mn}_x$  薄膜のエピタキシャル成長を実現するため、成長温度を 250°Cと Si のエピタキシャル成長としてはかなり低く設定して成長を行った。図 4(b)に断面 TEM 像を示す。Mn 濃度は 4%である。Mn の濃度に揺らぎが生じるが、Mn シリサイドを形成することなくダイヤモンド型結晶構造をもつ  $\text{Si}_{1-x}\text{Mn}_x$  薄膜のエピタキシャル成長を実現できた。Si に Mn を高濃度にドーピングした構造は世界的にも注目を集めていたが、エピタキシャル成長を実現したのは本研究がはじめてである。Mn 濃度は 20%程度まで導入

できることがわかった。Si<sub>1-x</sub>Mn<sub>x</sub> 薄膜は高濃度に Mn をドーピングすることによってキュリー温度 150K 程度の強磁性的な振る舞いを示す。Si と Mn からなる化合物で強磁性を示すものは立方晶の MnSi のみであるが、そのキュリー温度は約 40K 程度と低く、今回得られた Si<sub>1-x</sub>Mn<sub>x</sub> 薄膜のキュリー温度を説明できない。今後、Si<sub>1-x</sub>Mn<sub>x</sub> 薄膜における強磁性の起源について評価を進める。

#### 4. 3 MOSFET型スピントランジスタ（スピンMOSFET）の創出

スピンの自由度を利用した集積回路を実現するためにはスピン依存伝達特性を有する能動集積デバイスとしてのスピントランジスタが必要になる。大規模な集積回路の実現を視野に入れ、シリコンテクノロジーのなかでも特にMOSテクノロジーへの整合に着目して、MOSFET型のスピントランジスタを提案した。このスピントランジスタをスピンMOSFETと名づけ、その特性を理論解析した。また、スピンMOSFETの試作を行ないそのトランジスタ動作を確認した。

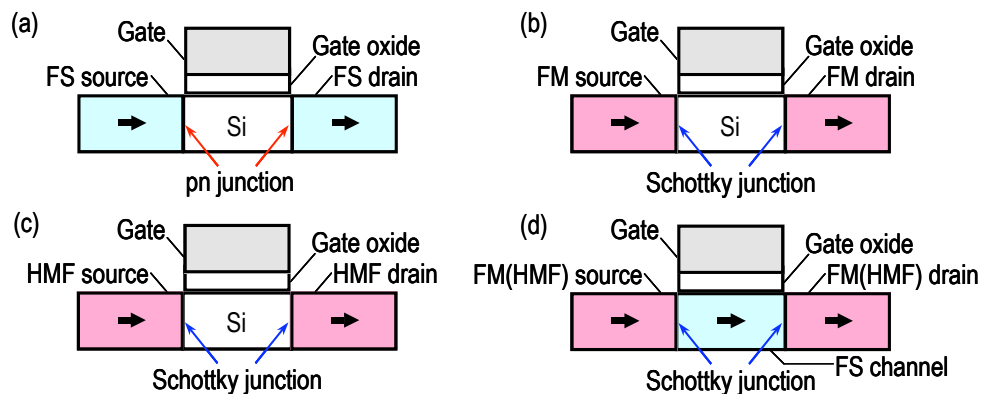


図 5：スピン MOSFET のデバイス構造。ソースとドレインはチャネル領域の半導体(シリコン)と、(a)強磁性半導体(FS)との pn 接合、(b)強磁性金属(FM)とのショットキー接合、(c)ハーフメタル強磁性体(HMF)とのショットキー接合によって構成される。また、(d)では FS をチャネル領域に用いて FM(または HMF)とのショットキー接合によってソースとドレインを形成する。

#### A. スピンMOSFETの提案・理論解析

スピンMOSFETは図5に示すようにソースとドレインまたはチャネル領域を強磁性体で置き換えることで構成される。スピンMOSFETのソースとドレインの構造はスピン偏極電流を制御するためだけではなく、チャネルに対するコンタクトとオフ電流を阻止するためのブロッキングコンタクトの機能を同時に満足する必要がある。すなわち、ソースとドレインはゲートバイアスの印加によって大きなスピン偏極電流を流すことが可能であるが、ゲートバイアスを加えない場合にはほとんど電流を生じないコンタクトでなければならない。そこで、図5(a)に示す強磁性半導体を用いたpn接合や、図5(b)に示す強磁性金属を用いたショットキー接合をスピンMOSFETのソースとドレインとして導入する。また、図5(c)のようにハーフメタル強磁性体を用いることもできる。ハーフメタル強磁性体は一方のスピンバンドが金属的なバンド構造をとるのに対して、もう一方のスピンバンドは絶縁体(半導体)的なバンド構造となる特殊な強磁性体である。図5(c)ではハーフメタル強磁性体の金属的スピンバンドとチャネル領域の半導体とのショットキー接合をソースとドレインに用いる。図5(d)のスピンMOSFETではチャネル領域を強磁性半導体として、これに強磁性金属(またはハーフメタル強磁性体)をショットキー接合してソースとドレインを形成する。強磁性半導体をチャネルに用いた場合、電界効果磁性制御と呼ばれる強磁性半導体に特有な現象を利用して磁化状態を電氣的に操作できるといった機能も付加される。



スピン MOSFET の動作原理は通常の MOSFET やショットキーバリア MOSFET と基本的には同じであるが、ソースとドレイン(またはチャンネル)の磁化状態に応じて出力特性が変化する。図 6 に二流体モデルを用いて解析したスピン MOSFET の静特性を示す。ソースとドレインの構造は図 5(b)-(d)に示したショットキー接合である。ここではキャリアのバリスティック伝導を仮定し、チャンネル長はスピン緩和距離よりも十分に短いとした。以下、スピン MOSFET のスピン依存伝達特性を評価するため磁気電流比  $\gamma_{MC}$  を導入する。 $\gamma_{MC}$  は平行磁化と反平行磁化の場合のドレイン電流  $I_D^P$  と  $I_D^{AP}$  を用いて  $(I_D^P - I_D^{AP})/I_D^{AP}$  で与えられる。

ソースとドレインに強磁性金属のショットキー接合を用いた場合では(図 6(a)),  $\gamma_{MC}$  はドレインバイアス  $V_{DS}$  とゲートバイアス  $V_{GS}$  に強く依存して、 $V_{DS}$  の増加とともに減少するが、 $V_{GS}$  を増加するにしたがって増大する。 $\gamma_{MC}$  を大きくするためには強磁性金属のスピン分極率を大きくすることや、ショットキー障壁高さを低くすることなどが重要になる。 $\gamma_{MC}$  のバイアス依存性は集積回路への応用上の制約を与える可能性がある。このバイアス依存性はハーフメタル強磁性体をソースとドレインに用いるか、または強磁性半導体をチャンネルに導入することによって大きく緩和される。図 6(b)はハーフメタル強磁性体によるショットキー接合をソースとドレインに用いた場合の出力特性である。ソースとドレインのハーフメタル強磁性体は金属的スピンバンドと平行となるスピンを有するキャリアのみを伝導させるスピントラップとして働く。したがって、ソースとドレインが平行磁化の場合には金属的スピンバンドと平行なスピンのキャリアによって大きなドレイン電流を得ることができる。一方、反平行磁化の場合にはソースとドレインの金属的スピンバンドはお互いに反平行となりほとんど電流を生じない。したがって、極めて大きな  $\gamma_{MC}$  を実現できる。キャリアがチャンネルをバリスティックに伝導する場合では、このような大きな  $\gamma_{MC}$  を実現できるドレインバイアスの領域は絶縁体的スピンバンドのバンドギャップの大きさで決まる。

図 6(c)は強磁性半導体をチャンネル領域に用いて、強磁性金属によるショットキー接合をソースとドレインに用いたスピン MOSFET の出力特性である。この場合の出力特性は強磁性半導体と強磁性金属によるショットキー障壁の構造に強く依存するが、広範囲にわたってほとんどバイアスに依存しない  $\gamma_{MC}$  を実現できる可能性がある。反平行磁化の出力特

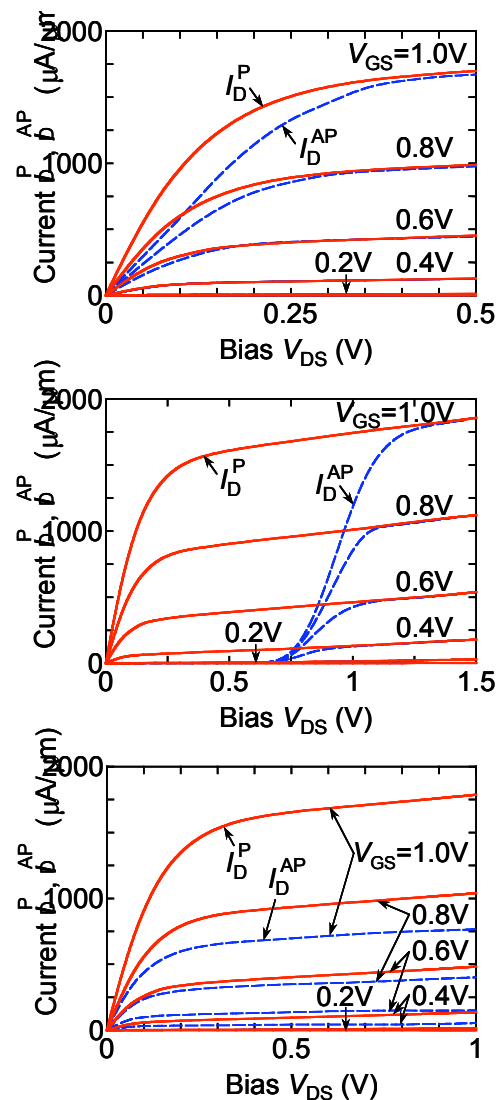


図 6 : (a)強磁性金属をソースとドレインに有するスピン MOSFET の出力特性. (b)ハーフメタル強磁性体をソースとドレインに有するスピン MOSFET の出力特性. (c)強磁性金属をソースとドレインに有し、チャンネル領域が強磁性半導体で構成されるスピン MOSFET の出力特性.

性は平行磁化の出力と相似形になっており、不揮発性メモリやリコンフィギャラブル論理回路へ応用するのに理想的な特性になっている。

また、理論解析からスピン MOSFET はそのデバイス構造によらず高い伝達コンダクタンス、大きな電圧利得、小さな電力・遅延積、低いオフ電流といった集積回路に必須の条件をすべて満たすことがわかった。これまでに発表されたスピントランジスタの中で能動集積デバイスとして必要な性能をすべて満足するものは、本研究課題で提案したスピン MOSFET 以外はない。

## B. スピン MOSFET の試作

強磁性金属によるショットキー接合をソースとドレインに用いたスピン MOSFET の試作を行った。上述のように、このスピン MOSFET はハーフメタル強磁性体や強磁性半導体を用いたスピン MOSFET に比べてスピン依存伝達特性という意味での性能は劣るが、通常の強磁性金属で構成できるといった利点のあるプロトタイプのスピン MOSFET である。ソースとドレインに用いる強磁性金属として強磁性シリサイド  $\text{Fe}_{1-x}\text{Si}_x$  を選択した。 $\text{Fe}_{1-x}\text{Si}_x$  は  $x < 50\%$  以下で強磁性を示すシリサイドである。特に  $x = 25\%$  の場合はホイスラー合金となり高いスピン分極率やハーフメタル強磁性体となることが期待されている。

図 7(a)と(b)に作製したスピン MOSFET の断面構造と光学顕微鏡像を示す。作製プロセスの簡略化のため、SOI 基板を用いたボトムゲート構造を採用した。チャネル長、ゲート酸化膜厚はそれぞれ  $1.5\mu\text{m}$ 、 $200\text{nm}$  である。ソースとドレインの  $\text{Fe}_{1-x}\text{Si}_x$  は Si 上に Fe を堆積後、赤外線加熱による rapid thermal annealing (RTA)によって形成した。RTA によって形成した  $\text{Fe}_{1-x}\text{Si}_x$  の磁化特性は RTA の条件に強く依存する。また、 $\text{Fe}_{1-x}\text{Si}_x/\text{Si}$  接合はショットキー接合による良好な整流特性を示した。

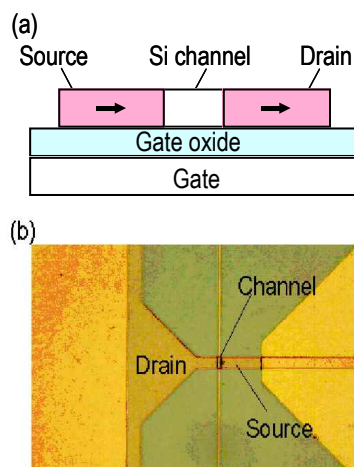


図 7：試作したスピン MSFET の(a)断面構造と、(b)光学顕微鏡写真。

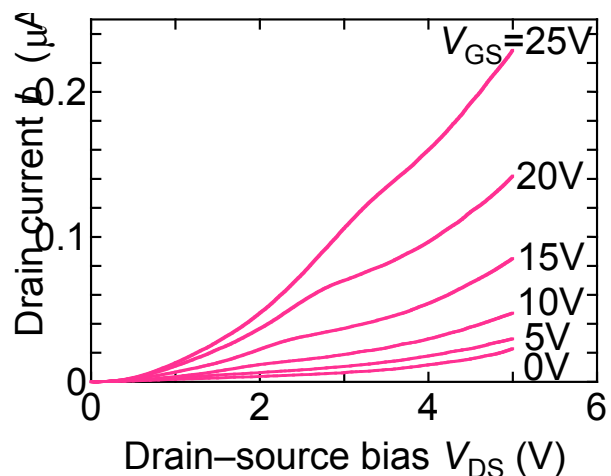


図 8：試作したスピン MSFET の出力特性

図 8 に反転チャネルモードで動作させたスピン MOSFET の出力特性を示す。ゲートバイアス( $V_{GS}$ )の印加によって、ドレイン電流( $I_D$ )は非線形に増大し、また、 $I_D$  はドレインバイアス( $V_{DS}$ )に対して飽和する傾向が得られトランジスタ動作が確認できた。また、 $V_{GS}$  を負に掃引したところ、蓄積チャネルの動作モードでもトランジスタ動作が確認できた。今後、 $\text{Fe}_{1-x}\text{Si}_x$  の作製条件の最適化と、スピン依存伝達特性の評価を行う予定である。

## 4. 4 スピン MOSFET を用いた集積回路アーキテクチャの創出

スピン MOSFET では出力を制御する自由度として通常のトランジスタと同様にバイアスがあるが、さらに磁化といった自由度も存在する。この自由度を積極的に利用すること

で多機能集積回路を実現することができる。また、強磁性体の磁化は不揮発性の情報として取り扱うことができるため、スピン MOSFET は不揮発性にデータを保持することが重要となるモバイル機器に応用ができる。特に大容量高速不揮発性メモリや、論理機能を不揮発に保持できるリコンフィギュラブル論理回路へ応用することができる。本研究課題では、スピン MOSFET を用いた不揮発性メモリとリコンフィギュラブル論理回路について提案・解析を進めた。

#### A.不揮発性メモリ

スピン MOSFET は強磁性体の磁化状態によって二値の情報を記憶し、ドレイン電流の大きさから磁化状態を検出する不揮発性メモリに応用することができる。メモリセルを一つのスピン MOSFET のみで構成できるため高密度集積化に適している。また、スピン MOSFET の高い伝達コンダクタンスや大きな磁気電流比から、高い精度で高速にデータを読み出すことが可能となる。情報の書き換えはソースかドレイン(またはチャネル)の磁化を反転させることで行う。特に、キャリア誘起強磁性を示す強磁性半導体をチャネル領域に用いたスピン MOSFET では、電界効果磁性制御によってチャネル領域を強磁性から常磁性の状態に変化させてから磁化反転を行うことができる。この場合では熱の代わりに電界効果を用いて光磁気ディスクに類似の磁気記録アーキテクチャを半導体集積回路上で実現できる。

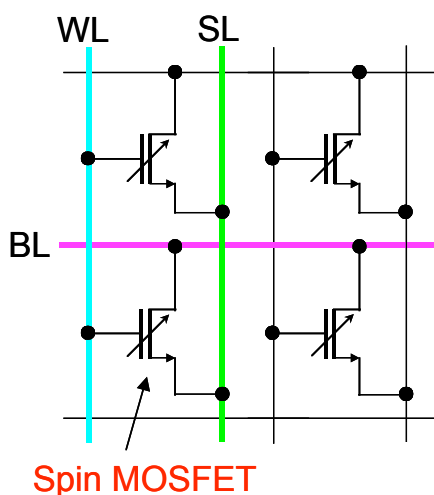


図 9：チャネルを強磁性半導体で構成したスピン MOSFET を用いた不揮発性メモリ。

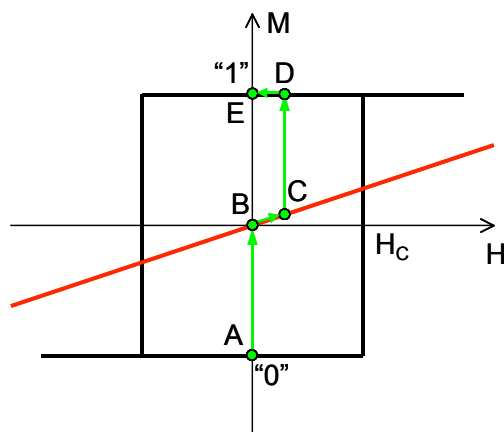


図 10：図 9 に示した不揮発性メモリのデータ書き換えの方法

図 9 にチャネル領域を強磁性半導体で構成したスピン MOSFET を用いた不揮発性メモリのセル構造を示す。メモリセルはスピン MOSFET、ワード線 (WL)、ビット線 (BL)、ソース線 (SL) からなる。書き換え動作では、選択セルに接続している BL と SL に比較的大きなバイアスを加え、ソースとドレインの接合を逆バイアスして、チャネル領域の強磁性が消滅して常磁性となる程度までキャリア数を減少させる。図 8 のように BL と SL を直行するように配置させておけば、選択セルのみがソースとドレインにバイアスが加えられ、この選択された BL または SL の一方のみに接続された非選択セルでは、ドレインまたはソースのみにバイアスが加わる。一方のバイアスのみではチャネル領域全体を完全に常磁性にすることはできないので、非選択セルの磁化情報が失われないようにすることができる。この状態で WL に比較的に小さな電流を流し、磁場を誘起して常磁性状態のチャネルの磁化方向を変化させ、次いで BL と SL のバイアスを切ることによってチャネルを強磁性に戻して情報を書き換える。この書き換え動作の例を図 10 の磁化曲線上に示す。この

メモリセルでは、強磁性状態にあるチャネル領域の保磁力より小さな磁場によって磁化反転できるため、磁化反転に必要な電流を大きく減少させることができる。また、誤書き込みも生じない。

情報の読み出し動作では、選択セルに通常のトランジスタ動作に必要なバイアスを印加して、ドレイン電流の大きさによって強磁性ソースと強磁性チャネルとの相対的な磁化状態を検出する。WL と BL を直行して配置してあるため、選択セルのみ記憶内容を読み出すことができる。

図 11 に一括消去/書き換え型の不揮発性メモリのセル構造を示す。セルはチャネル領域に強磁性半導体を用いたスピン MOSFET で構成される。このメモリセルではチャネル領域の電界効果磁性制御を利用して、一組の BL と SL に接続されるすべてのメモリセルのデータを一括消去する。また、メモリセルの書き換えに必要な電流が小さいことを利用して多数のワード線に同時に書き換え電流を流し、多数のスピン MOSFET の磁化情報を同時に書き換えることが可能である。したがって、高速にデータの書き換えを行うことができる。以上に示したように、スピン MOSFET のチャネルに強磁性半導体を導入すれば、電界効果磁性制御を用いることによって、従来型の不揮発性メモリの問題点をすべて解消した理想的な不揮発性メモリを実現することができる。

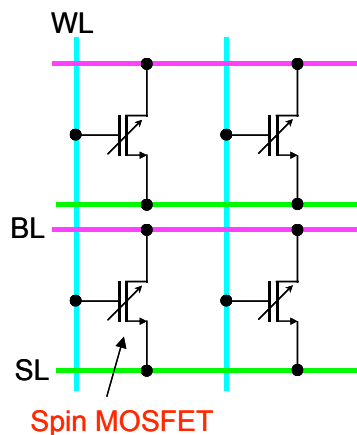


図 11: スピン MOSFET を用いた一括消去/書き換え可能な不揮発性メモリ。

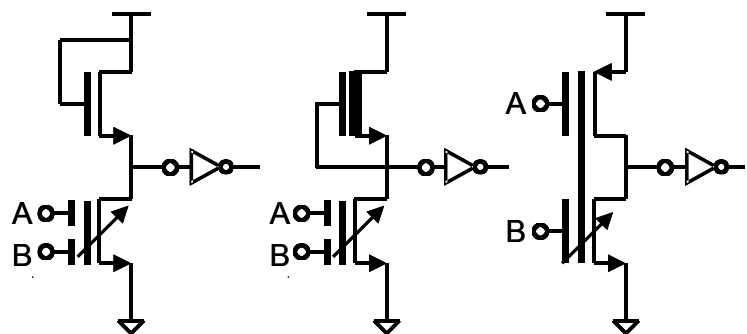


図 12: スピン MOSFET を用いた AND/OR リコンフィギュラブル論理回路

## B. リコンフィギュラブル論理回路

電流駆動能力を可変できるトランジスタを組み合わせればハードウェア的に論理機能を再構成できる論理回路(リコンフィギュラブル論理回路)を実現できる。スピン MOSFET は磁化状態によって伝達コンダクタンスの異なる2種の MOSFET として機能することから、スピン MOSFET を用いればリコンフィギュラブル論理回路を構成できる。この論理回路では磁化状態を変えることによって論理機能を切り替えるが、さらに論理機能を不揮発に保持できるといった特徴も有する。図 12 にスピン MOSFET を用いた AND/OR 回路を示す。この論理ゲートはスピン MOSFET を用いた E/E、E/D、CMOS 構成のインバータにニューロン MOS の入力を用いることで実現できる。ドライバとロードの伝達コンダクタンスのバランスをスピン MOSFET の磁化状態によって変化させることで論理機能を切り替えることができる。さらに、スピン MOSFET を用いて図 13(a)または(b)の回路を構成すれば、少数のトランジスタのみで2入力の全対称関数(XNOR, XOR, NAND, NOR, AND, OR, “1”, “0”)のすべてを実現できる。



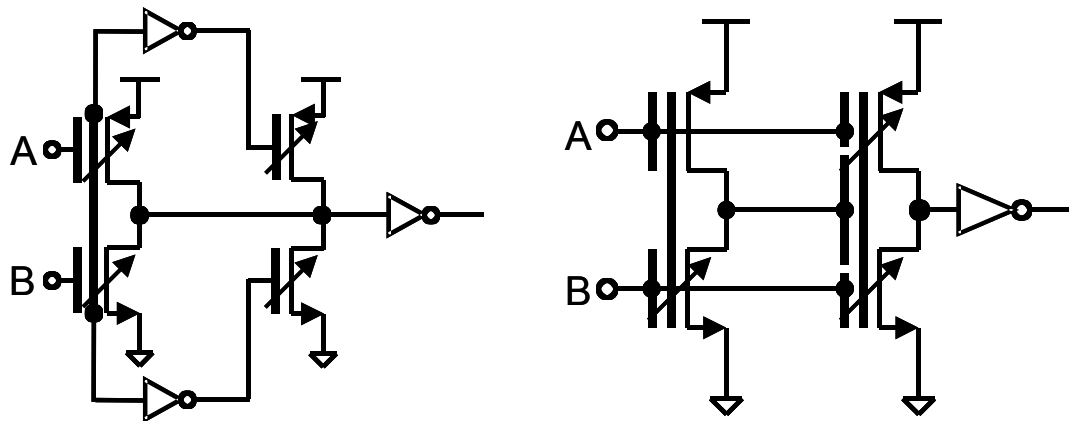


図13：スピนมOSFETを用いた二入力全対称関数リコンフィギュラブル論理回路

## 5 自己評価：

スピネレクトロニクスをシリコンテクノロジーと融合させることで、スピネレクトロニクスの新しい展開の方向を示したことは意義がある。このような明確な方向性を前面に押し出しスピネレクトロニクスの研究を提案・遂行しているのは未だ本研究以外にはないといっても良い。新しいエレクトロニクスの体系を構築するという大きな研究課題は、さきがけに相応しいテーマの設定だと思っているが、その反面、非常に広範囲にわたる研究内容のため、時間という意味で個人型研究の限界も感じた。特に、本研究課題はさきがけに採択されてから開始した研究課題であることもあって、先行したコンセプトの創出や理論解析に比べ、装置作製などの要因があるといっても材料開発の遅れは認めなければならない状況である。さきがけにおける研究は、開発競争などとは無縁であって、前人未到の地へ分け入り、全く新しいテーマを創出して、今後の産業界にインパクトの与えることのできる新技術を創製することがその目的であると認識している。この意味では実験的検証は必要不可欠である。また、このような目的に向かって如何にアプローチしていくかという方法論も重要である。本研究課題では、確固とした根拠がないにもかかわらず誰もが疑っていない材料の真偽を明らかにすることができた。材料開発にはこのような側面も重要であると思う。

## 6 研究総括の見解：

強磁性半導体と強磁性金属ないしハーフメタルを組み合わせたスピントランジスタ構造を考案するとともにそれらによる不揮発性メモリ回路方式を提案した。その実現のための基礎として IV 族元素を主成分とする GeMn, SiMn 化合物半導体の結晶成長を行い、低温において強磁性相が存在することを確認した。スピントランジスタはスピン偏極した電子を注入して動作させ、またゲートによる制御が可能のため、一般のトランジスタよりも機能性、制御性が優れている。このことを利用して考案した新しい回路方式では同一機能を実現するのに必要なトランジスタの数を従来より少なくすることが可能であり、装置の小型化、高性能化、省エネルギー化につながる可能性がある。材料的なアプローチと回路的なアプローチを組み合わせた先駆性の高い取組であり、高く評価できる。成果は原著論文 12 篇、解説論文 2 編、特許 21 件（国内 5 件、国外 15 件、PCT 出願 1 件）と極めて多産である。材料研究をさらに進めて、提案したスピントランジスタを実現することごとが課題である。全体として当初の予想を超える成果が得られたと判断します。

## 7 主要な論文等：

### 学術論文(計 13 件)

- (1) S.Sugahara, “Spin Metal-Oxide-Semiconductor Field-Effect Transistors (Spin MOSFETs) for Spin-Electronic Integrated Circuits” submitted to IEE Proc. Circuits, Devices & Systems.
- (2) S.Sugahara and M.Tanaka, “A Spin Metal-Oxide-Semiconductor Field-Effect Transistor (Spin MOSFET) with a Ferromagnetic Semiconductor for the Channel”, to be published in J. Appl. Phys.
- (3) S.Sugahara and M.Tanaka, “A Spin Metal-Oxide-Semiconductor Field-effect Transistor Using Half-Metallic-Ferromagnet Contacts for the Source and Drain”, Appl. Phys. Lett. **84** (2004) 2307.
- (4) S.Sugahara and M.Tanaka, “Spin-Filter Transistor”, Jpn. J. Appl. Phys. **43** (2004) L838.

### 解説・招待論文(計 2 件)

- (1) 萱原, “スピントランジスタ”, 電子情報通信学会誌, 出版予定.
- (2) S.Sugahara and M.Tanaka, “Spin MOSFETs as a basis for spintronics” to be published in ACM Trans. on Storage.

### 招待講演 (計 4 件)

- (1) 萱原, “スピントランジスタとその集積エレクトロニクスへの応用”, 応用物理学会スピニエレクトロニクス研究会, 東京, 2004.
- (2) 萱原, 田中, “シリコンをベースとしたスピニエレクトロニクス”, 第 51 回応用物理学関係連合学術講演会, 東京, 2004, 29p-ZK-6.
- (3) 萱原, 田中, “スピニ MOSFET とその応用”, 日本応用磁気学会第 134 研究会/第 21 回磁性人工構造膜の物性と機能専門研究会, 東京, 2004.
- (4) 萱原, 田中, “半導体スピニエレクトロニクス最前線”, 日本学術振興会薄膜第 131 委員会第 216 回研究会, 仙台, 2003.

### 国際会議発表(計 25 件)

- (1) S.Sugahara and M.Tanaka, “A Spin Metal-Oxide-Semiconductor Field-Effect-Transistor (Spin MOSFET) Using a Ferromagnetic Semiconductor for the Channel Region”, 49<sup>th</sup> Annual Conf. on Magnetism and Magnetic Materials (MMM04), Jacksonville, 2004, CR-04.
- (2) S.Sugahara, K.L.Lee, T.Matsuno, and M.Tanaka, “Epitaxial Growth and Magnetic Properties of  $\text{Si}_{1-x}\text{Mn}_x$  Thin Films”, 2004 MRS Spring Meeting, San Francisco, 2004, G2.5.
- (3) K.L.Lee, M.Tanaka and S.Sugahara, “Low-Temperature Molecular-Beam-Epitaxy of Ferromagnetic Mn-Doped Ge Thin Films on Si(001) Substrates”, 2004 Intl. Conf. on Molecular Beam Epitaxy (MBE2004), Edinburgh, 2004, FB1.4.
- (4) S.Sugahara, K.L.Lee and M.Tanaka, “Low-Temperature Molecular Beam Epitaxy of Heavily Mn-Doped Si Thin Films on Si(001) Substrates”, 2004 Intl. Conf. on Molecular Beam Epitaxy (MBE2004), Edinburgh, 2004, THP34.

## 特許出願

特許出願件数： 国内 5 件、国外 15 件（PCT 各国移行準備中 8 件を含む）、PCT 出願中（国際段階） 1 件

① 発明者：菅原 聡、田中雅明

発明の名称：

スピンフィルタ効果を用いたトランジスタ及びそれを用いた不揮発性メモリデバイス

出 願 人：科学技術振興機構

優先権基礎出願番号（出願日）：特願 2002-217336（2002 年 7 月 25 日）

優先権主張公開番号（公開日）：特開 2004-111904（2004 年 4 月 8 日）

PCT 国際公開番号（国際公開日）：WO2004/012272 A1（2004 年 2 月 5 日）

台湾公開番号（公開日）：200405339（2004 年 4 月 1 日）

USP、EP、韓国、中国 への移行手続き完了

② 発明者：菅原 聡、田中雅明

発明の名称：

スピン依存伝達特性を有する電界効果トランジスタ及びそれを用いた不揮発メモリ

出 願 人：科学技術振興機構

優先権基礎出願番号（出願日）：特願 2003-062453（2003 年 3 月 7 日）

PCT 国際公開番号（国際公開日）：WO2004/079827 A1（2004 年 9 月 16 日）

台湾公開番号（公開日）：200419726（2004 年 10 月 1 日）

USP、EP、韓国、中国 への移行準備中

③ 発明者：菅原 聡、田中雅明

発明の名称：

スピン依存伝達特性を有するトンネルトランジスタ及びそれを用いた不揮発性メモリ

出 願 人：科学技術振興機構

出願番号（出願日）：特願 2003-095600（2003 年 3 月 31 日）

PCT 国際公開番号（国際公開日）：WO2004/088753 A1（2004 年 10 月 14 日）

台湾公開番号（公開日）：200501408（2005 年 1 月 1 日）

台湾出願番号（出願日）：93108802（2004/03/31 2004 年 3 月 31 日）

④ 発明者：菅原 聡、松野知紘、田中雅明

発明の名称：

スピン依存伝達特性を有するトランジスタを用いた再構成可能な論理回路

出 願 人：科学技術振興機構

出願番号（出願日）：特願 2003-086499（2003 年 3 月 26 日）

PCT 国際公開番号（国際公開日）：WO2004/079827 A1（2004 年 9 月 16 日）

台湾公開番号（公開日）：200503420（2005 年 1 月 16 日）

USP、EP、韓国、中国 への移行準備中

他に国内出願中 1 件